

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.

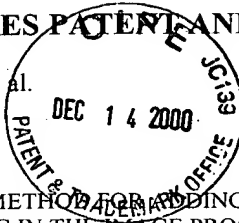
IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Hideto MIYAZAKI, et al.

SERIAL NO: 09/654,050

FILED: September 1, 2000

FOR: IMAGE PROCESSING APPARATUS, METHOD FOR ADDING OR UPDATING SEQUENCE OF IMAGE PROCESSING AND DATA FOR IMAGE PROCESSING IN THE IMAGE PROCESSING APPARATUS, AND COMPUTER-READABLE RECORDING MEDIUM WHERE PROGRAM FOR MAKING COMPUTER EXECUTE THE METHOD IS RECORDED



GAU: 2022

EXAMINER: LAM

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:


<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
JAPAN	11-248307	September 2, 1999

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and  
(B) Application Serial No.(s)
  - ☐ are submitted herewith
  - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

  
Marvin J. Spivak

Registration No. 24,913

Joseph A. Scafetta, Jr.  
Registration No. 26,803

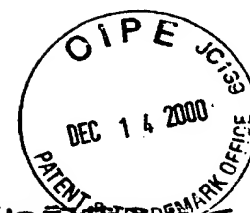


22850

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 10/98)

09/654,050

## 日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 9月 2日

出 願 番 号

Application Number:

平成11年特許願第248307号

出 願 人

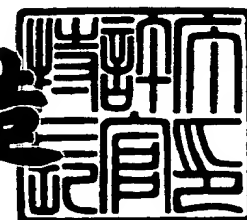
Applicant (s):

株式会社リコー

2000年 8月25日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2000-3068821

【書類名】 特許願

【整理番号】 9902204

【提出日】 平成11年 9月 2日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 1/40

【発明の名称】 画像処理装置、画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法およびその方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体

【請求項の数】 8

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 宮崎 秀人

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 波塚 義幸

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 高橋 祐二

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 野水 泰之

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 川本 啓之

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 樽木 杉高

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 佐藤 多加子

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 石井 理恵

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 宮崎 慎也

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 福田 拓章

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 吉澤 史男

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 刀根 剛治

【特許出願人】

【識別番号】 000006747

【氏名又は名称】 株式会社リコー

【代理人】

【識別番号】 100104190

【弁理士】

【氏名又は名称】 酒井 昭徳

【手数料の表示】

【予納台帳番号】 041759

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9810808

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置、画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法およびその方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体

【特許請求の範囲】

【請求項 1】 読み取った画像データをディジタル変換された画像信号に変換し、もしくはディジタル的に生成された画像情報を画像信号に変換する入力手段と、ディジタル変換された画像信号を顕像として出力可能な出力手段と、前記ディジタル変換された画像信号に対して画像処理をおこなうプログラマブルな画像処理手段とを有する画像処理装置において、

前記画像処理手段は、画像処理手順および画像処理のためのデータを書き換え可能に書き込まれる第一の記憶部と、画像処理対象の画像データを記憶する第二の記憶部と、前記第一の記憶部より画像処理対象の画像データを取り込み、前記第二の記憶部に書き込まれた画像処理手順および画像処理のためのデータを参照してデータ処理をおこなう画像処理部と、外部のマイクロプロセッサより追加、更新の画像処理手順および画像処理のためのデータを転送されてこれらを一時記憶する第三の記憶部と、前記画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に前記第三の記憶部より前記第二の記憶部へ追加、更新の画像処理手順および画像処理のためのデータを転送する転送制御部とを有し、

前記転送制御部は、前記第三の記憶部より前記第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を複数回に分割しておこなう転送制御をおこなうことを特徴とする画像処理装置。

【請求項 2】 前記転送制御部は、前記第三の記憶部より前記第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を、あらかじめ定められた 1 回の転送データ数分ずつ複数回に分割しておこなう転送制御をおこなうことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】 前記あらかじめ定められた 1 回の転送データ数の設定値は、前記外部のマイクロプロセッサより前記第三の記憶部にダウンロードされるデータに含まれ、前記画像処理部の画像処理能力により決まるアイドル・サイクル

・タイムの大きさに応じて設定されることを特徴とする請求項2項に記載の画像処理装置。

【請求項4】 前記画像処理手段は、SIMD(Single Instruction stream Multiple Data stream)型プロセッサにより構成されることを特徴とする請求項1～3のいずれか一つに記載の画像処理装置。

【請求項5】 読み取った画像データをディジタル変換された画像信号に変換し、もしくはディジタル的に生成された画像情報を画像信号に変換する入力手段と、ディジタル変換された画像信号を顕像として出力可能な出力手段と、前記ディジタル変換された画像信号に対して画像処理をおこなうプログラマブルな画像処理手段とを有し、前記画像処理手段は、画像処理手順および画像処理のためのデータを書き換え可能に書き込まれる第一の記憶部と、画像処理対象の画像データを記憶する第二の記憶部と、前記第一の記憶部より画像処理対象の画像データを取り込み、前記第二の記憶部に書き込まれた画像処理手順および画像処理のためのデータを参照してデータ処理をおこなう画像処理部と、外部のマイクロプロセッサより追加、更新の画像処理手順および画像処理のためのデータを転送されてこれらを一時記憶する第三の記憶部と、前記画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に前記第三の記憶部より前記第二の記憶部へ追加、更新の画像処理手順および画像処理のためのデータを転送する転送制御部とを有する画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法において、

前記第三の記憶部より前記第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を複数回に分割しておこなうことを特徴とする画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法。

【請求項6】 前記第三の記憶部より前記第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を、あらかじめ定められた1回の転送データ数分ずつ複数回に分割しておこなうことを特徴とする請求項5に記載の画像処理装置における画像処理手順および画像処理のためのデータの追加、



更新方法。

【請求項 7】 前記あらかじめ定められた 1 回の転送データ数の設定値は、前記外部のマイクロプロセッサより前記第三の記憶部にダウンロードされるデータに含まれ、前記画像処理部の画像処理能力により決まるアイドル・サイクル・タイムの大きさに応じて設定することを特徴とする請求項 6 に記載の画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法。

【請求項 8】 請求項 5 ～ 7 のいずれか一つに記載された方法をコンピュータに実行させるプログラムを記録したことを特徴とするコンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、デジタル画像データに対する画像処理、特に、複写機、ファクシミリ、プリンター、スキャナー等の機能を複合したデジタル複合機における画像データに対する画像処理をおこなう画像処理装置、画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法、およびその方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体に関する。

【0002】

【従来の技術】

従来、アナログ複写機からデジタル化された画像データの処理をおこなうデジタル複写機が登場し、さらに、デジタル複写機が複写機としての機能だけでなく、複写機の機能に加えて、ファクシミリの機能、プリンターの機能、スキャナーの機能等の各機能を複合したデジタル複合機が存在する。

【0003】

上述のような画像処理装置の管理システムとして、特開平 6 - 2 3 7 3 3 0 号公報に開示されているように、画像処理装置が非動作状態にあることを判別し、ダウンロードをおこなったり、使用される可能性が高い時を除いた最適時にアップロードをおこなうものがある。

【 0 0 0 4 】

また、特開平 9 - 9 1 1 2 9 号公報に開示されているように、画像処理装置のプログラムをバージョンアップする場合には、画像処理装置が動作中でも書き換えようとしているプログラムが装置の動作に影響ないかどうかを判断し、影響なしと判断すれば書き換えをおこない、影響ありと判断すれば、その動作が終了するまでは書き換えを保留するというものがある。

【 0 0 0 5 】

【発明が解決しようとする課題】

しかしながら、特開平 6 - 2 3 7 3 3 0 号公報に開示されたものでは、プログラムの変更・追加を、画像処理装置の非動作状態に限定しているため、効率、稼働性の高い画像処理装置を提供することは不可能であり、プログラムの変更・追加が必要な時に、それをすぐにおこなうことができない。

【 0 0 0 6 】

また、特開平 9 - 9 1 1 2 9 広報号公報に開示されたものは、主にプログラムのバージョンアップが目的であり、書き換え可能であれば、書き換えをおこなうが、書き換え不可能であれば、書き換えを保留するものあり、画像処理装置の並行動作の能率を上げるものではなく、効率、稼働性の高い画像処理装置を提供することのためには完全ではない。

【 0 0 0 7 】

この発明は、上述した従来技術による問題点を解消するため、プログラムの変更・追加を、必要な時に、すぐに、画像処理装置本来の動作を中断することなく効率よくおこなう効率、稼働性の高い画像処理装置、画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法およびその方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体を提供することを目的とする。

【 0 0 0 8 】

【課題を解決するための手段】

上述した課題を解決し、目的を達成するため、請求項 1 の発明に係る画像処理装置は、読み取った画像データをデジタル変換された画像信号に変換し、もし

くはデジタル的に生成された画像情報を画像信号に変換する入力手段と、デジタル変換された画像信号を顕像として出力可能な出力手段と、前記デジタル変換された画像信号に対して画像処理をおこなうプログラマブルな画像処理手段とを有する画像処理装置において、前記画像処理手段が、画像処理手順および画像処理のためのデータを書き換え可能に書き込まれる第一の記憶部と、画像処理対象の画像データを記憶する第二の記憶部と、前記第一の記憶部より画像処理対象の画像データを取り込み、前記第二の記憶部に書き込まれた画像処理手順および画像処理のためのデータを参照してデータ処理をおこなう画像処理部と、外部のマイクロプロセッサより追加、更新の画像処理手順および画像処理のためのデータを転送されてこれらを一時記憶する第三の記憶部と、前記画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に前記第三の記憶部より前記第二の記憶部へ追加、更新の画像処理手順および画像処理のためのデータを転送する転送制御部とを有し、前記転送制御部が、前記第三の記憶部より前記第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を複数回に分割しておこなう転送制御をおこなうことを特徴とする。

【 0 0 0 9 】

この請求項 1 の発明によれば、画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に、転送制御部が、第三の記憶部より第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータ転送を複数回に分割して転送する。

【 0 0 1 0 】

また、請求項 2 の発明に係る画像処理装置は、請求項 1 に記載の画像処理装置において、前記転送制御部が、前記第三の記憶部より前記第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を、あらかじめ定められた 1 回の転送データ数分ずつ複数回に分割しておこなう転送制御をおこなうことを特徴とする。

【 0 0 1 1 】

この請求項 2 の発明によれば、画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に、転送制御部が、第三の記憶部より第二の記憶部への

追加、更新の画像処理手順および画像処理のためのデータの転送を、あらかじめ定められた 1 回の転送データ数分ずつ複数回に分割しておこなう。

【 0 0 1 2 】

また、請求項 3 の発明に係る画像処理装置は、請求項 2 項に記載の画像処理装置において、前記あらかじめ定められた 1 回の転送データ数の設定値が、前記外部のマイクロプロセッサより前記第三の記憶部にダウンロードされるデータに含まれ、前記画像処理部の画像処理能力により決まるアイドル・サイクル・タイムの大きさに応じて設定されることを特徴とする。

【 0 0 1 3 】

この請求項 3 の発明によれば、1 回の転送データ数の設定値は、外部のマイクロプロセッサより第三の記憶部にダウンロードされるデータに含まれ、画像処理部の画像処理能力により決まるアイドル・サイクル・タイムの大きさに応じて設定される。

【 0 0 1 4 】

また、請求項 4 の発明に係る画像処理装置は、請求項 1 ～ 3 のいずれか一つに記載の画像処理装置において、前記画像処理手段が、SIMD (Single Instruction stream Multiple Data stream) 型プロセッサにより構成されることを特徴とする。

【 0 0 1 5 】

この請求項 4 の発明によれば、画像処理手段が SIMD 型プロセッサにより構成され、SIMD 型プロセッサの高速演算処理のもとに画像処理がおこなわれる。

【 0 0 1 6 】

また、上述した課題を解決し、目的を達成するため、請求項 5 の発明に係る画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法は、読み取った画像データをディジタル変換された画像信号に変換し、もしくはディジタル的に生成された画像情報を画像信号に変換する入力手段と、ディジタル変換された画像信号を顕像として出力可能な出力手段と、前記ディジタル変換された画像信号に対して画像処理をおこなうプログラマブルな画像処理手段と

を有し、前記画像処理手段は、画像処理手順および画像処理のためのデータを書き換え可能に書き込まれる第一の記憶部と、画像処理対象の画像データを記憶する第二の記憶部と、前記第一の記憶部より画像処理対象の画像データを取り込み、前記第二の記憶部に書き込まれた画像処理手順および画像処理のためのデータを参照してデータ処理をおこなう画像処理部と、外部のマイクロプロセッサより追加、更新の画像処理手順および画像処理のためのデータを転送されてこれらを一時記憶する第三の記憶部と、前記画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に前記第三の記憶部より前記第二の記憶部へ追加、更新の画像処理手順および画像処理のためのデータを転送する転送制御部とを有する画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法において、前記第三の記憶部より前記第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を複数回に分割しておこなうことを特徴とする。

【 0 0 1 7 】

この請求項 5 の発明によれば、第三の記憶部より第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送が、画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に複数回に分割しておこなわれる。

【 0 0 1 8 】

また、請求項 6 の発明に係る画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法は、請求項 5 に記載の画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法において、前記第三の記憶部より前記第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を、あらかじめ定められた 1 回の転送データ数分ずつ複数回に分割しておこなうことを特徴とする。

【 0 0 1 9 】

この請求項 6 の発明によれば、第三の記憶部より第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送が、画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に、あらかじめ定められた 1 回

の転送データ数分ずつ複数回に分割しておこなわれる。

【0020】

また、請求項7の発明に係る画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法は、請求項6に記載の画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法前記あらかじめ定められた1回の転送データ数の設定値が、前記外部のマイクロプロセッサより前記第三の記憶部にダウンロードされるデータに含まれ、前記画像処理部の画像処理能力により決まるアイドル・サイクル・タイムの大きさに応じて設定することを特徴とする。

【0021】

この請求項7の発明によれば、1回の転送データ数の設定値は、外部のマイクロプロセッサより第三の記憶部にダウンロードされるデータに含まれ、画像処理部の画像処理能力により決まるアイドル・サイクル・タイムの大きさに応じて設定される。

【0022】

また、請求項8の発明に係るコンピュータ読み取り可能な記録媒体は、請求項5～7のいずれか一つに記載された方法をコンピュータに実行させるプログラムを記録したことを特徴とする。

【0023】

この請求項8の発明によれば、請求項5～7のいずれか一つに記載された方法をコンピュータに実行させるプログラムを記録したことで、そのプログラムを機械読み取り可能となり、これによって、請求項5～7のいずれか一つに記載された方法をコンピュータによって実現することができる。

【0024】

【発明の実施の形態】

以下に添付図面を参照して、この発明に係る画像処理装置、画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法、およびその方法をコンピュータに実行させるプログラムを記録したコンピュータ読み取り可能な記録媒体の好適な実施の形態を詳細に説明する。

【0025】

まず、本実施の形態に係る画像処理装置の原理について説明する。図1はこの発明の本実施の形態に係る画像処理装置の構成を機能的に示すブロック図である。図1において、画像処理装置は、以下に示す5つのユニットを含む構成である。

【0026】

上記5つのユニットとは、画像データ制御ユニット100と、画像データを読み取る画像読取ユニット101と、画像を蓄積する画像メモリーを制御して画像データの書込み／読出しをおこなう画像メモリー制御ユニット102と、画像データに対し加工編集等の画像処理を施す画像処理ユニット103と、画像データを転写紙等へ書き込む画像書込ユニット104と、である。

【0027】

上記各ユニットは、画像データ制御ユニット100を中心に、画像読取ユニット101と、画像メモリー制御ユニット102と、画像処理ユニット103と、画像書込ユニット104とがそれぞれ画像データ制御ユニット100に接続されている。

【0028】

(画像データ制御ユニット100)

画像データ制御ユニット100によりおこなわれる処理としては以下のようなものがある。たとえば、

【0029】

- (1) データのバス転送効率を向上させるためのデータ圧縮処理（一次圧縮）
- (2) 一次圧縮データの画像データへの転送処理
- (3) 画像合成処理（複数ユニットからの画像データを合成すること可能である。また、データバス上での合成も含む。）
- (4) 画像シフト処理（主走査および副走査方向の画像のシフト）
- (5) 画像領域拡張処理（画像領域を周辺へ任意量だけ拡大することが可能）
- (6) 画像変倍処理（たとえば、50%または200%の固定変倍）
- (7) パラレルバス・インターフェース処理

(8) シリアルバス・インターフェース処理（後述するプロセス・コントローラ 211 とのインターフェース）

(9) パラレルデータとシリアルデータのフォーマット変換処理

(10) 画像読取ユニット 101 とのインターフェース処理

(11) 画像処理ユニット 103 とのインターフェース処理

等である。

【0030】

(画像読取ユニット 101)

画像読取ユニット 101 によりおこなわれる処理としては以下のようなものがある。たとえば、

【0031】

(1) 光学系による原稿反射光の読み取り処理、

(2) CCD (Charge Coupled Device : 電荷結合素子) での電気信号への変換処理、

(3) A/D 変換器でのデジタル化処理、

(4) シェーディング補正処理（光源の照度分布ムラを補正する処理）、

(5) スキャナ  $\gamma$  補正処理（読み取り経の濃度特性を補正する処理）、

等である。

【0032】

(画像メモリ制御ユニット 102)

画像メモリ制御ユニット 102 によりおこなわれる処理としては以下のようなものがある。たとえば、

【0033】

(1) システム・コントローラとのインターフェース制御処理、

(2) パラレルバス制御処理（パラレルバスとのインターフェース制御処理）

(3) ネットワーク制御処理、

(4) シリアルバス制御処理（複数の外部シリアルポートの制御処理）、

(5) 内部バスインターフェース制御処理（操作部とのコマンド制御処理）、



(6) ローカルバス制御処理（システム・コントローラーを起動させるための ROM、RAM、フォントデータのアクセス制御処理）、

(7) メモリー・モジュールの動作制御処理（メモリー・モジュールの書き込み／読み出し制御処理等）、

(8) メモリー・モジュールへのアクセス制御処理（複数のユニットからのメモリー・アクセス要求の調停をおこなう処理）、

(9) データの圧縮／伸張処理（メモリー有効活用のためのデータ量の削減するための処理）、

(10) 画像編集処理（メモリー領域のデータクリア、画像データの回転処理、メモリー上での画像合成処理等）、

等である。

【0034】

（画像処理ユニット103）

画像処理ユニット103によりおこなわれる処理としては以下のようなものがある。たとえば、

【0035】

(1) シェーディング補正処理（光源の照度分布ムラを補正する処理）、

(2) スキャナー $\gamma$ 補正処理（読み取り経の濃度特性を補正する処理）、

(3) MTF補正処理、

(4) 平滑処理、

(5) 主走査方向の任意変倍処理、

(6) 濃度変換（ $\gamma$ 変換処理：濃度ノッチに対応）、

(7) 単純多値化処理、

(8) 単純二値化処理、

(9) 誤差拡散処理、

(10) ディザ処理、

(11) ドット配置位相制御処理（右寄りドット、左寄りドット）、

(12) 孤立点除去処理、

(13) 像域分離処理（色判定、属性判定、適応処理）、

(14) 密度変換処理、  
等である。

【0036】

(画像書込ユニット104)

画像書込ユニット104によりおこなわれる処理としては以下のようなものがある。たとえば、

【0037】

(1) エッジ平滑処理 (ジャギー補正処理)、  
(2) ドット再配置のための補正処理、  
(3) 画像信号のパルス制御処理、  
(4) パラレルデータとシリアルデータのフォーマット変換処理、  
等である。

【0038】

(デジタル複合機のハードウェア構成)

つぎに、本実施の形態に係る画像処理装置がデジタル複合機を構成する場合のハードウェア構成について説明する。図2は本実施の形態に係る画像処理装置のハードウェア構成の一例を示すブロック図である。

【0039】

図2のブロック図において、本実施の形態に係る画像処理装置は、読取ユニット201と、センサー・ボード・ユニット202と、画像データ制御部203と、画像処理プロセッサ (画像処理手段) 204と、ビデオ・データ制御部205と、作像ユニット (エンジン) 206とを備える。また、本実施の形態に係る画像処理装置は、シリアルバス210を介して、プロセス・コントローラ211と、RAM212と、ROM213とを備える。

【0040】

また、本実施の形態に係る画像処理装置は、パラレルバス220を介して、画像メモリー・アクセス制御部221と、メモリー・モジュール222と、ファクシミリ制御ユニット224と、さらに、画像メモリー・アクセス制御部221に接続されるシステム・コントローラ231と、RAM232と、ROM233

と、操作パネル 2 3 4 とを備える。

【0 0 4 1】

ここで、上記各構成部と、図 1 に示した各ユニット 1 0 0 ~ 1 0 4 との関係について説明する。すなわち、読取ユニット 2 0 1 およびセンサー・ボード・ユニット 2 0 2 により、図 1 に示した画像読取ユニット 1 0 1 の機能を実現する。また同様に、画像データ制御部 2 0 3 により、画像データ制御ユニット 1 0 0 の機能を実現する。また同様に、画像処理プロセッサ 2 0 4 により画像処理ユニット 1 0 3 の機能を実現する。

【0 0 4 2】

また同様に、ビデオ・データ制御部 2 0 5 および作像ユニット（エンジン）2 0 6 により画像書込ユニット 1 0 4 を実現する。また同様に、画像メモリー・アクセス制御部 2 2 1 およびメモリー・モジュール 2 2 2 により画像メモリー制御ユニットを実現する。

【0 0 4 3】

つぎに、各構成部の内容について説明する。原稿を光学的に読み取る読取ユニット 2 0 1 は、ランプとミラーとレンズから構成され、原稿に対するランプ照射の反射光をミラーおよびレンズにより受光素子に集光する。

【0 0 4 4】

受光素子、たとえば CCD は、センサー・ボード・ユニット 2 0 2 に搭載され、CCD において電気信号に変換された画像データはデジタル信号に変換された後、センサー・ボード・ユニット 2 0 2 から出力（送信）される。

【0 0 4 5】

センサー・ボード・ユニット 2 0 2 から出力（送信）された画像データは画像データ制御部 2 0 3 に入力（受信）される。機能デバイス（処理ユニット）およびデータバス間における画像データの伝送は画像データ制御部 2 0 3 がすべて制御する。

【0 0 4 6】

画像データ制御部（画像データ・インターフェース制御部）2 0 3 は、画像データに関し、センサー・ボード・ユニット 2 0 2、パラレルバス 2 2 0、画像処

理プロセッサ 2 0 4 間のデータ転送、プロセス・コントローラ 2 1 1 と画像処理装置の全体制御を司るシステム・コントローラ 2 3 1 との間の通信をおこなう。また、RAM 2 1 2 はプロセス・コントローラ 2 1 1 のワークエリアとして使用され、ROM 2 1 3 はプロセス・コントローラ 2 1 1 のブートプログラム等を記憶している。

## 【 0 0 4 7 】

画像処理プロセッサ 2 0 4 は画像処理をおこなうプログラマブルな演算処理手段である。センサー・ボード・ユニット 2 0 2 から出力（送信）された画像データは、画像データ制御部 2 0 3 を経由して画像処理プロセッサ 2 0 4 に転送（送信）され、画像処理プロセッサ 2 0 4 にて光学系およびデジタル信号への量子化に伴う信号劣化（スキャナー系の信号劣化とする）を補正され、再度、画像データ制御部 2 0 3 へ出力（送信）される。

## 【 0 0 4 8 】

画像メモリー・アクセス制御部 2 2 1 は、メモリー・モジュール 2 2 2 に対する画像データの書き込み／読み出しを制御する。システム・コントローラ 2 3 1 は、パラレルバス 2 2 0 に接続される各構成部の動作を制御する。また、RAM 2 3 2 はシステム・コントローラ 2 3 1 のワークエリアとして使用され、ROM 2 3 3 はシステム・コントローラ 2 3 1 のブートプログラム等を記憶している。

## 【 0 0 4 9 】

操作パネル 2 3 4 は、画像処理装置がおこなうべき処理を入力する。たとえば、処理の種類（複写、ファクシミリ送信、画像読込、プリント等）および処理の枚数等を入力する。これにより、画像データ制御情報の入力をおこなうことができる。なお、ファクシミリ制御ユニット 2 2 4 の内容については後述する。

## 【 0 0 5 0 】

読取ユニット 2 0 1 より読み取った画像データの処理には、読み取り画像データをメモリー・モジュール 2 2 2 に蓄積して再利用するジョブと、メモリー・モジュール 2 2 2 に蓄積しないジョブとがあり、それぞれの場合について説明する。

## 【 0 0 5 1 】

読み取り画像データをメモリー・モジュール 2 2 2 に蓄積する例としては、1 枚の原稿について複数枚を複写する場合があり、この場合には、読取ユニット 2 0 1 を 1 回だけ動作させ、読取ユニット 2 0 1 により読み取った画像データをメモリー・モジュール 2 2 2 に蓄積し、メモリー・モジュール 2 2 2 に蓄積された画像データを複数回読み出す。

## 【 0 0 5 2 】

メモリー・モジュール 2 2 2 を使わない例としては、1 枚の原稿を 1 枚だけ複写する場合があり、この場合には、読み取り画像データをそのまま再生すればよいので、画像メモリー・アクセス制御部 2 2 1 によるメモリー・モジュール 2 2 2 へのアクセスをおこなう必要はない。

## 【 0 0 5 3 】

メモリー・モジュール 2 2 2 を使わない場合には、画像処理プロセッサ 2 0 4 から画像データ制御部 2 0 3 へ転送されたデータは、再度、画像データ制御部 2 0 3 から画像処理プロセッサ 2 0 4 へ戻される。画像処理プロセッサ 2 0 4 においては、センサー・ボード・ユニット 2 0 2 における CCD による輝度データを面積階調に変換するための画質処理をおこなう。

## 【 0 0 5 4 】

画質処理後の画像データは画像処理プロセッサ 2 0 4 からビデオ・データ制御部 2 0 5 に転送される。ビデオ・データ制御部 2 0 5 は、面積階調に変化された信号に対し、ドット配置に関する後処理およびドットを再現するためのパルス制御をおこなう。その後、画像データは作像ユニット 2 0 6 へ送られ、作像ユニット 2 0 6 が転写紙上に再生画像を形成する。

## 【 0 0 5 5 】

つぎに、メモリー・モジュール 2 2 2 に蓄積し、画像読み出し時に付加的な処理、たとえば画像方向の回転、画像の合成等をおこなう場合の画像データの流について説明する。画像処理プロセッサ 2 0 4 から画像データ制御部 2 0 3 へ転送された画像データは、画像データ制御部 2 0 3 からパラレルバス 2 2 0 を経由して画像メモリー・アクセス制御部 2 2 1 に送られる。

【 0 0 5 6 】

ここでは、システム・コントローラ 2 3 1 の制御に基づいて、画像データとメモリー・モジュール 2 2 2 のアクセス制御、外部 P C （パーソナル・コンピュータ） 2 2 3 のプリント用データの展開、メモリー・モジュール 2 2 2 の有効活用のための画像データの圧縮／伸張をおこなう。

【 0 0 5 7 】

画像メモリー・アクセス制御部 2 2 1 へ送られた画像データは、データ圧縮後、メモリー・モジュール 2 2 2 に蓄積され、蓄積された画像データは必要に応じて読み出される。読み出された画像データは、伸張され、本来の画像データに戻し画像メモリー・アクセス制御部 2 2 1 からパラレルバス 2 2 0 を経由して画像データ制御部 2 0 3 へ戻される。

【 0 0 5 8 】

画像データ制御部 2 0 3 から画像処理プロセッサ 2 0 4 への転送後は画質処理、およびビデオ・データ制御部 2 0 5 でのパルス制御をおこない、作像ユニット 2 0 6 において転写紙上に再生画像を形成する。画像データの流れにおいて、パラレルバス 2 2 0 および画像データ制御部 2 0 3 でのバス制御により、ディジタル複合機の機能を実現する。

【 0 0 5 9 】

ファクシミリ送信は、読み取られた画像データを画像処理プロセッサ 2 0 4 にて画像処理を実施し、画像データ制御部 2 0 3 およびパラレルバス 2 2 0 を経由してファクシミリ制御ユニット 2 2 4 へ転送することによりおこなわれる。ファクシミリ制御ユニット 2 2 4 は、通信網へのデータ変換をおこない、それを公衆回線（P N） 2 2 5 へファクシミリデータとして送信する。

【 0 0 6 0 】

ファクシミリ受信は、公衆回線（P N） 2 2 5 からの回線データをファクシミリ制御ユニット 2 2 4 にて画像データへ変換し、パラレルバス 2 2 0 および画像データ制御部 2 0 3 を経由して画像処理プロセッサ 2 0 4 へ転送することによりおこなわれる。この場合、特別な画質処理はおこなわず、ビデオ・データ制御部 2 0 5 においてドット再配置およびパルス制御をおこない、作像ユニット 2 0

6において転写紙上に再生画像を形成する。

【0061】

複数ジョブ、たとえば、コピー機能、ファクシミリ送受信機能、プリンター出力機能が並行に動作する状況において、読取ユニット201、作像ユニット206およびパラレルバス220の使用権のジョブへの割り振りは、システム・コントローラ231およびプロセス・コントローラ211において制御する。

【0062】

プロセス・コントローラ211は画像データの流れを制御し、システム・コントローラ231はシステム全体を制御し、各リソースの起動を管理する。また、デジタル複合機の機能選択は、操作パネル（操作部）234においておこなわれ、操作パネル（操作部）234の選択入力によって、コピー機能、ファクシミリ機能等の処理内容を設定する。

【0063】

システム・コントローラ231とプロセス・コントローラ211は、パラレルバス220、画像データ制御部203およびシリアルバス210を介して相互に通信をおこなう。具体的には、画像データ制御部203内においてパラレルバス220とシリアルバス210とのデータ・インターフェースのためのデータフォーマット変換をおこなうことにより、システム・コントローラ231とプロセス・コントローラ211間の通信をおこなう。

【0064】

（単体スキャナのハードウェア構成）

つぎに、本実施の形態に係る画像処理装置が単体スキャナを構成する場合のハードウェア構成について説明する。図3は本実施の形態に係る画像処理装置のハードウェア構成の別の一例を示すブロック図である。なお、図2に示したハードウェア構成のブロック図において、同一の構成部については同一の符号を付してその説明を省略する。

【0065】

ハードウェアのシステム構成において、図3に示す単体スキャナと図2に示したデジタル複合機と大きく異なる点は、作像ユニット206がない点である

。作像ユニット 206 が不要なのでビデオ・データ制御部 205 も装着されない。

#### 【0066】

読取ユニット 201 において読み込まれた画像データは、センサー・ボード・ユニット 202 においてデジタル変換され、画像データ制御部 203 を介して画像処理プロセッサ 204 に転送された後、画像処理プロセッサ 204 において単体スキャナーとして要求される画像処理をおこなう。

#### 【0067】

単体スキャナーとして要求される主な画像処理は、読み取られた画像の劣化補正であるが、画面を使った表示装置に適する階調処理もおこなうことができる。したがって、転写紙を対象とした画質処理とは異なる処理が多い。

#### 【0068】

画像処理プロセッサ 204 は、プログラマブルな演算処理装置により構成されているから、転写紙への画質処理、画面への階調処理に関し、必要な処理手順のみを設定すればよく、画質処理の手順と階調処理の手順を常に両方持ち合わせる必要はないことになる。

#### 【0069】

階調処理後の画像データは、画像データ制御部 203 へ転送され、パラレルバス 220 を経由して画像メモリー・アクセス制御部 221 に送信される。ここでは、メモリー・モジュール 222 をバッファ・メモリーとして使用し、PC 223 に付属するドライバーに対して画像データを転送することにより、スキャナー機能を実現する。

#### 【0070】

この場合も、デジタル複合機と同様に、システム・コントローラ 231 とプロセス・コントローラ 211 により画像データおよびシステムのリソース管理をおこなう。

#### 【0071】

(画像処理ユニット 103 / 画像処理プロセッサ 204)

つぎに、画像処理ユニット 103 を構成する画像処理プロセッサ 204 にお



ける処理の概要について説明する。図 4 は本実施の形態に係る画像処理装置の画像処理プロセッサ 2 0 4 の処理の概要を示すブロック図である。

【 0 0 7 2 】

図 4 のブロック図において、画像処理プロセッサ 2 0 4 は、第 1 入力 I / F 4 0 1 と、スキャナ画像処理部 4 0 2 と、第 1 出力 I / F 4 0 3 と、第 2 入力 I / F 4 0 4 と、画質処理部 4 0 5 と、第 2 出力 I / F 4 0 6 と、コマンド制御部 4 0 7 とを含む構成となっている。

【 0 0 7 3 】

上記構成において、読み取られた画像データは、センサー・ボード・ユニット 2 0 2、画像データ制御部 2 0 3 を介して画像処理プロセッサ 2 0 4 の第 1 入力インターフェース ( I / F ) 4 0 1 からスキャナ画像処理部 4 0 2 へ伝達される。

【 0 0 7 4 】

スキャナ画像処理部 4 0 2 でのスキャナ画像処理は、読み取られた画像データの劣化を補正することが目的であり、具体的には、シェーディング補正、スキャナ  $\gamma$  補正、MTF 補正等をおこなう。補正処理ではないが、拡大／縮小の変倍処理もおこなうことができる。読み取り画像データの補正処理が終了すると、第 1 出力インターフェース ( I / F ) 4 0 3 より画像データ制御部 2 0 3 へ画像データを転送する。

【 0 0 7 5 】

転写紙への出力の際は、画像データ制御部 2 0 3 からの画像データを第 2 入力 I / F 4 0 4 より受信し、画質処理部 4 0 5 において面積階調処理をおこなう。画質処理後の画像データは第 2 出力 I / F 4 0 6 を介してビデオ・データ制御部 2 0 5 または画像データ制御部 2 0 3 へ出力される。

【 0 0 7 6 】

画質処理部 4 0 5 における面積階調処理は、濃度変換処理、ディザ処理、誤差拡散処理等があり、階調情報の面積近似を主な処理とする。

【 0 0 7 7 】

一旦、スキャナ画像処理部 4 0 2 により処理された画像データをメモリー・

モジュール 2 2 2 に蓄積しておけば、画質処理部 4 0 5 により画質処理を変えることによって種々の再生画像を確認することができる。

【 0 0 7 8 】

たとえば、再生画像の濃度を振って（変更して）みたり、ディザマトリクスの線数を変更してみたりすることにより、再生画像の雰囲気容易に変更することができる。この際、処理を変更するごとに画像を読取ユニット 2 0 1 からの読み込みをやり直す必要はなく、メモリー・モジュール 2 2 2 から蓄積された画像データを読み出すことにより、同一画像データに対して、何度でも異なる処理を迅速に実施することができる。

【 0 0 7 9 】

また、単体スキャナーの場合、スキャナー画像処理と階調処理を合わせて実施し、画像データ制御部 2 0 3 へ出力する。処理内容はプログラマブルに変更することができる。処理の切り替え、処理手順の変更等は、シリアル I / F 4 0 8 を介してコマンド制御部 4 0 7 において管理する。

【 0 0 8 0 】

つぎに、画像処理プロセッサ 2 0 4 の内部構成について説明する。図 5 は本実施の形態に係る画像処理装置の画像処理プロセッサ 2 0 4 の内部構成を示すブロック図である。画像処理プロセッサ 2 0 4 は、外部とのデータ入出力に関し、複数個の入出力ポート 5 0 1 を備え、それぞれデータの入力および出力を任意に設定することができる。

【 0 0 8 1 】

画像処理プロセッサ 2 0 4 は、入出力ポート 5 0 1 と接続するように、内部にバス・スイッチ／ローカル・メモリー群（第一の記憶部） 5 0 2 を備え、使用するメモリー領域、データパスの経路をメモリー制御部 5 0 3 において制御する。入力されたデータおよび出力のためのデータは、バス・スイッチ／ローカル・メモリー群 5 0 2 をバッファメモリーとして割り当て、それぞれに格納され、外部とのインターフェースを制御される。

【 0 0 8 2 】

プロセッサ・アレー部（画像処理部） 5 0 4 は、バス・スイッチ／ローカル

・メモリ群 5 0 2 に格納された画像データの各種処理をおこない、出力結果（処理された画像データ）を、再度、バス・スイッチ／ローカル・メモリ群 5 0 2 に格納する。

【 0 0 8 3 】

プロセッサ・アレー部 5 0 4 での処理手順、処理のためのパラメーター等は、プロセッサ・アレー部 5 0 4 のデータ処理を制御する手段によって参照可能なプログラム RAM 5 0 5 およびデータ RAM 5 0 6 （第二の記憶部）との間でやりとりをおこなう。

【 0 0 8 4 】

プログラム RAM 5 0 5、データ RAM 5 0 6 の内容は、シリアル I / F 5 0 8 を介して、プロセス・コントローラ 2 1 1 からホスト・バッファ（第三の記憶部） 5 0 7 にダウンロードされ、ホスト・バッファ 5 0 7 よりタイミング制御されたのちに更新される。また、ホスト・バッファ 5 0 7 によりタイミング制御されて読み出されたデータ RAM 5 0 6 の内容をプロセス・コントローラ 2 1 1 がホスト・バッファ 5 0 7 に読み出し、それにより処理の経過を監視する。

【 0 0 8 5 】

処理の内容を変えたり、システムで要求される処理形態が変更になる場合は、プロセッサ・アレー部 5 0 4 が参照するプログラム RAM 5 0 5 およびデータ RAM 5 0 6 の内容を更新して対応する。

【 0 0 8 6 】

つぎに、図 6 を用いてプログラム RAM 5 0 5 およびデータ RAM 5 0 6 の内容更新動作の詳細を説明する。ここでは、本装置の現在の動作が、読取ユニット 2 0 1 で読み込まれた画像信号が、画像データ制御部 2 0 3 → 画像処理プロセッサ 2 0 4 → 画像データ制御部 2 0 3 → 画像処理プロセッサ 2 0 4 → ビデオ・データ制御部 2 0 5 → 作像ユニット 2 0 6 の流れをもって再生画像を形成する、いわゆる、コピー動作をしているとする。

【 0 0 8 7 】

この時、ファクシミリの受信要求が発生すると、プロセス・コントローラ 2

1 1 は、併設された ROM 2 1 3 からファクシミリ受信に必要な処理手順と処理のためのデータをシリアル I / F 5 0 8 を介して画像処理プロセッサ 2 0 4 のホスト・バッファ 5 0 7 に転送する。転送終了後は、プロセス・コントローラ 2 2 1 が転送終了信号を画像処理プロセッサ 2 0 4 内の転送制御部 6 0 1 に通知する。

【 0 0 8 8 】

転送終了信号を通知されると、転送制御部 6 0 1 は、プロセッサ・アレー部 5 0 4 からのビジー信号を監視し、この信号が非アクティブならば、演算制御部 6 0 2 が出力する演算制御信号のもとに、プロセッサ・アレー部 5 0 4 は演算に使用されていないと判断し、プロセッサ・アレー部 5 0 4 が画像処理を実行していないアイドル・サイクル・タイム中であるとして、プログラム RAM 5 0 5 あるいはデータ RAM 5 0 6 との接続を、切替部 6 0 3 あるいは 6 0 4 によって、プロセッサ・アレー部 5 0 4 よりホスト・バッファ 5 0 7 に切り替える。

【 0 0 8 9 】

そして、ホスト・バッファ 5 0 7 内のデータをシリアル I / F 5 0 8 を介してプロセス・コントローラ 2 1 1 との転送速度よりも速い速度で転送することを開始し、あらかじめ定められたデータ数を転送する。なお、この転送完了後に、ビジー信号がアクティブになるような適当なデータ数がプロセス・コントローラ 2 1 1 により設定されている。

【 0 0 9 0 】

上述のように、転送制御部 6 0 1 は、第三の記憶部であるホスト・バッファ 5 0 7 より第二の記憶部であるプログラム RAM 5 0 5、データ RAM 5 0 6 への追加、更新の画像処理手順および画像処理のためのデータの転送を、あらかじめ定められた 1 回の転送データ数分ずつ複数回に分割しておこなうよう転送制御をする。

【 0 0 9 1 】

つぎに、図 7、図 8 を用いてホスト・バッファ 5 0 7 からプログラム RAM 5 0 5、およびデータ RAM 5 0 6 へのデータ転送手順を詳細に説明する。

## 【0092】

図8はプロセス・コントローラー211からホスト・バッファ507に転送されるデータのフォーマットを表している。このデータフォーマットは、転送先アドレス、総転送ワード数、1回の転送ワード数Nとを含むヘッダと、転送するデータとにより構成されている。ここで、1回の転送データ数Nは、プロセス・コントローラー211にて、画像処理プロセッサ204の画像処理能力により決まるアイドル・サイクル・タイムの大きさに応じた適正值に設定することができる。

## 【0093】

図7はデータ転送の処理フローを示しており、プロセス・コントローラー211からのホスト・バッファ507へのダウンロードが終了すると（ステップS701）、つぎに、転送は、初回であるか、途中であるのかの判別をおこなう（ステップS702）。初回の転送時には、図8に示されているデータフォーマットにしたがって、転送先アドレスと総転送ワード数、1回の転送ワード数Nを読み込む（ステップS703）。1回の転送ワード数Nは、当該画像処理装置において、最適な転送ワード数を表す。

## 【0094】

つぎに、書き換え残りワード数（初回時は総転送ワード数と等しい）と1回の転送ワード数Nとを比較する（ステップS704）。ここで、書き換え残りワード数が1回の転送ワード数Nより大きい場合には、N回の転送、転送先アドレスにDATA書き込みをおこなった後に（ステップS705、ステップS706）、書き換え途中アドレス、書き換え残りワード数を更新し（ステップS707）、次回の転送を待つ。次回の転送時には、フローチャートの転送が途中のフローを実行する。

## 【0095】

書き換え残りワード数が1回の転送ワード数N以下の場合には、書き換え残りのワード数回の転送、転送先アドレスにDATA書き込みをおこなった後に（ステップS708、ステップS709）、書き換え要求フラグを落とし（ステップS710）、終了となる。

## 【0096】

データ転送終了後は、転送制御部 601 によりプロセッサ・アレー部 504 とプログラム RAM 505、データ RAM 506 の接続が回復し、前出の複数ジョブの制御のごとく、コピー動作とファクシミリ受信動作を並行して処理可能となる。

## 【0097】

つぎに、プロセッサ・アレー部 504 からのビジー信号が非アクティブになるタイミングを説明する。画像処理プロセッサ 204 は、ラスタ走査された複数のラインデータを順次処理するが、前述したように、バス・スイッチ／ローカルメモリー群 502 に格納された画像データをプロセッサ・アレー部 504 において各種処理をおこない、出力結果を再度、バス・スイッチ／ローカル・メモリー群 502 に格納する。

## 【0098】

この時、プロセッサ・アレー部 504 での処理は、バス・スイッチ／ローカル・メモリー群 502 にデータを格納する時の速度よりも、高速な速度での処理を可能にしているため、現ラインの処理終了後から次ラインのデータすべてがバス・スイッチ／ローカル・メモリー群 502 に格納されるまでには、プロセッサ・アレー部 504 が処理をしなくてもよい時間（期間）が必ず存在する。この時間（期間）にはビジー信号を非アクティブにすることが可能である。

## 【0099】

このように、処理手順または処理のためのデータを高速に転送するため、コピー動作等を中断することなく、ファクシミリ受信用の処理手順または処理のためのデータの転送が可能になり、プログラムの追加、更新をおこなうことができる。

## 【0100】

（画像データ制御ユニット 100／画像データ制御部 203）

つぎに、画像データ制御ユニット 100 を構成する画像データ制御部 203 における処理の概要について説明する。図 9 は本実施の形態に係る画像処理装置の画像データ制御部 203 の処理の概要を示すブロック図である。

## 【0101】

図9のブロック図において、画像データ入出力部901は、センサー・ボード・ユニット202からの画像データを入力（受信）し、画像処理プロセッサ204に対して画像データを出力（送信）する。すなわち、画像データ入出力部901は、画像読取ユニット101と画像処理ユニット103（画像処理プロセッサ204）接続するための構成部であり、画像読取ユニット101により読み取られた画像データを画像処理ユニット103へ送信するためだけの専用の入出力部であるといえる。

## 【0102】

画像データ入力制御部902は画像処理プロセッサ204にてスキャナー画像補正された画像データを入力（受信）する。入力された画像データは、パラレルバス220における転送効率を高めるために、データ圧縮部903においてデータ圧縮処理をおこなう。その後、データ変換部904を経由し、パラレルデータI/F905を介してパラレルバス220へ送出される。

## 【0103】

パラレルバス220からパラレルデータI/F905を介して入力する画像データは、バス転送のために圧縮されているため、データ変換部904を経由してデータ伸張部906へ送られ、そこでデータ伸張処理をおこなう。伸張された画像データは画像データ出力制御部907において画像処理プロセッサ204へ転送される。

## 【0104】

また、画像データ制御部203はパラレルデータとシリアルデータの変換機能も備えている。システム・コントローラ231はパラレルバス220にデータを転送し、プロセス・コントローラ211はシリアルバス210にデータを転送する。画像データ制御部203は2つのコントローラの通信のためにデータ変換をおこなう。

## 【0105】

また、シリアルデータI/Fは、シリアルバス210を介してプロセス・コントローラとのデータのやりとりをする第1シリアルデータI/F908と、画

像処理プロセッサ 204 とのデータのやりとりに用いる第 2 シリアルデータ I/F 909 を備える。画像処理プロセッサ 204 との間に独立に 1 系統持つことにより、画像処理プロセッサ 204 とのインターフェースを円滑化することができる。

【0106】

コマンド制御部 910 は、入力された命令にしたがって、上述した画像データ制御部 203 内の各構成部および各インターフェースの動作を制御する。

【0107】

(画像書込ユニット 104 / ビデオ・データ制御部 205)

つぎに、本実施の形態に係る画像処理装置の画像書込ユニット 104 の一部を構成するビデオ・データ制御部 205 における処理の概要について説明する。図 10 は本実施の形態に係る画像処理装置のビデオ・データ制御部 205 の処理の概要を示すブロック図である。

【0108】

図 10 のブロック図において、ビデオ・データ制御部 205 は、入力される画像データに対して、作像ユニット 206 の特性に応じて、追加の処理をおこなう。すなわち、エッジ平滑処理部 1001 がエッジ平滑処理によるドットの再配置処理をおこない、パルス制御部 1002 がドット形成のための画像信号のパルス制御をおこない、上記の処理をおこなわれた画像データを作像ユニット 206 へ出力する。

【0109】

ビデオ・データ制御部 205 は、画像データの変換とは別に、パラレルデータとシリアルデータのフォーマット変換機能を備えており、ビデオ・データ制御部 205 単体でも、システム・コントローラ 231 とプロセス・コントローラ 211 の通信に対応することができる。

【0110】

すなわち、パラレルデータを送受信するパラレルデータ I/F 1003 と、シリアルデータを送受信するシリアルデータ I/F 1004 と、パラレルデータ I/F 1003 およびシリアルデータ I/F 1004 により受信されたデータを相



互に変換するデータ変換部 1005 とを備えることにより、両データのフォーマットを変換する。

【0111】

(画像メモリ制御ユニット 102 / 画像メモリ・アクセス制御部 221)

つぎに、画像メモリ制御ユニット 102 の一部を構成する画像メモリ・アクセス制御部 221 における処理の概要について説明する。図 11 は本実施の形態に係る画像処理装置の画像メモリ・アクセス制御部 221 の処理の概要を示すブロック図である。

【0112】

図 11 のブロック図において、画像メモリ・アクセス制御部 221 は、パラレルバス 220 との画像データのインターフェースを管理し、また、メモリ・モジュール 222 への画像データのアクセス、すなわち格納（書込み）／読出しを制御し、また、主に外部の PC 223 から入力されるコードデータの画像データへの展開を制御する。

【0113】

そのために、画像メモリ・アクセス制御部 221 は、パラレルデータ I/F 1101 と、システム・コントローラ I/F 1102 と、メモリ・アクセス制御部 1103 と、ラインバッファ 1104 と、ビデオ制御部 1105 と、データ圧縮部 1106 と、データ伸張部 1107 と、データ変換部 1108 とを含む構成である。

【0114】

パラレルデータ I/F 1101 は、パラレルバス 220 との画像データのインターフェースを管理する。メモリ・アクセス制御部 1103 は、メモリ・モジュール 222 への画像データのアクセス、すなわち格納（書込み）／読出しを制御する。

【0115】

入力されたコードデータは、ラインバッファ 1104 において、ローカル領域でのデータの格納をおこなう。ラインバッファ 1104 に格納されたコードデータは、システム・コントローラ I/F 1102 を介して入力されたシステ

ム・コントローラ 231 からの展開処理命令に基づき、ビデオ制御部 1105 において画像データに展開される。

【0116】

展開された画像データもしくはパラレルデータ I/F 1101 を介してパラレルバス 220 から入力された画像データは、メモリー・モジュール 222 に格納される。この場合、データ変換部 1108 において格納対象となる画像データを選択し、データ圧縮部 1106 においてメモリー使用効率を上げるためにデータ圧縮をおこない、メモリー・アクセス制御部 1103 にてメモリー・モジュール 222 のアドレスを管理しながらメモリー・モジュール 222 に画像データを格納（書込）する。

【0117】

メモリー・モジュール 222 に格納（蓄積）された画像データの読み出しは、メモリー・アクセス制御部 1103 において読み出し先アドレスを制御し、読み出した画像データをデータ伸張部 1107 において伸張する。伸張された画像データをパラレルバス 220 へ転送する場合は、パラレルデータ I/F 1101 を介してデータ転送をおこなう。

【0118】

（ユニット構成）

つぎに、本実施の形態に係る画像処理装置のユニット構成について説明する。図 12 は画像処理装置がデジタル複合機の場合のユニット構成の一例を示すブロック図である。また、図 13 は画像処理装置が単体プリンターの場合のユニット構成の一例を示すブロック図である。

【0119】

図 12 に示すようにデジタル複合機の場合においては、画像読取ユニット 101、画像エンジン制御ユニット 1200、画像書込ユニット 104 の 3 つのユニットで構成され、各ユニットはそれぞれ単独の PCB 基板で管理することができる。

【0120】

画像読取ユニット 101 は、CCD 1201、A/D 変換モジュール 1202

、ゲイン制御モジュール 1 2 0 3 等から構成され、光学的に読み取った光学画像情報をデジタル画像信号に変換する。

【 0 1 2 1 】

画像エンジン制御ユニット 1 2 0 0 は、システム・コントローラ 2 3 1、プロセス・コントローラ 2 1 1、画像メモリー制御ユニット 1 0 2 内のメモリー・モジュール 2 2 2 を中心に構成し、画像処理プロセッサ 2 0 4、画像メモリー・アクセス制御部 2 2 1 およびバス制御をおこなう画像データ制御部 2 0 3 をひとまとまりとしてあつかう。

【 0 1 2 2 】

画像書込ユニット 1 0 4 はビデオ・データ制御部 2 0 5 を中心に作像ユニット 2 0 6 を含む構成である。

【 0 1 2 3 】

これらのユニット構成において、画像読取ユニット 1 0 1 の仕様、性能が変更になった場合には、デジタル複合機のシステムでは、画像読取ユニット 1 0 1 のみを変更すれば、データ・インターフェースは保持されているので、他のユニットは変更する必要がない。また、作像ユニット（エンジン） 2 0 6 が変更になった場合には、画像書込ユニット 1 0 4 のみ変更すれば、システムの再構築が可能となる。

【 0 1 2 4 】

このように、入出力デバイスに依存するユニットは、別々な構成でシステムを構築するので、データ・インターフェースが保持されている限り、最小ユニットの交換のみでシステムのアップグレードがおこなえる。

【 0 1 2 5 】

図 1 3 に示す単体プリンターにおいては、デジタル複合機と同じ作像ユニット（エンジン） 2 0 6 を使う場合、デジタル複写機と画像書込ユニット 1 0 4 を共有することができる。

【 0 1 2 6 】

画像処理装置を単体プリンターとして用いる場合は、画像読取ユニット 1 0 1 は必要なく、デジタル複合機のシステム構成から画像読取ユニット 1 0 1 は取

り除く。画像エンジン制御ユニット 1 2 0 0 は、デジタル複合機と共通にしても機能は達成できるが、スペック・オーバーとなる。また、画像処理プロセッサ 2 0 4 は不要であるため、システムに最適なコントローラーを別な基板で構成し、コストの最適化を図ることができる。

【 0 1 2 7 】

また、図 1 2 に示した画像エンジン制御ユニット 1 2 0 0 の構成において、画像処理プロセッサ 2 0 4、画像データ制御部 2 0 3、画像メモリー・アクセス制御部 2 2 1 の各モジュール（構成部）は独立なモジュールで構成する。したがって、画像エンジン制御ユニット 1 2 0 0 からコントローラーへの転用は不要なモジュールを削除することで、共通モジュールは汎用的に使用されている。このように、画像エンジン制御用のモジュール、コントローラー用のモジュールを別々に作成せずに、同様な機能は共通のモジュールを使用することで実現している。

【 0 1 2 8 】

（画像処理の内容）

つぎに、本実施の形態に係る画像処理装置の画像処理の内容について説明する。図 1 4 は本実施の形態に係る画像処理装置のスキヤナーの概略（空間フィルターの一例）を示す説明図である。MTF 補正機能は空間フィルターの構成により実現する。

【 0 1 2 9 】

図 1 4 において、二次元の空間フィルターが、A ~ Y までのフィルター係数を伴って構成される場合に、入力画像データに関しては、すべての画像に同一の演算処理でフィルター処理を実施している。

【 0 1 3 0 】

たとえば、入力画像データ（ $i$  行、 $j$  列）を中心にして空間フィルター処理をおこなう場合、それぞれ  $i$  行、 $j$  列の画像に対し、対応する係数との演算処理をおこなう。（ $i$ ， $j$ ）の画素は係数値  $M$  との演算を、（ $i$ ， $j + 1$ ）の画素は係数値  $N$  との演算をそれぞれおこない、フィルター・マトリクス内の計算結果が、注目画素（ $i$ ， $j$ ）の処理結果として出力される。

【0 1 3 1】

注目画素が  $(i, j + 1)$  の場合、 $(i, j + 1)$  の画素は係数値  $M$  との演算をおこない、 $(i, j + 2)$  の画素は係数値  $N$  との演算をおこない、フィルター・マトリクス内の計算結果が、注目画素  $(i, j + 1)$  の処理結果として出力される。

【0 1 3 2】

入力画像データが異なり、処理のためのパラメーターが共通な処理となっている。この空間フィルター処理において、係数値  $A \sim Y$  の値は固定ではなく、入力画像の特性、所望の画像品質に応じて値は任意に変更できる。また変更できないと画像処理機能の柔軟性が確保できなくなる場合がある。

【0 1 3 3】

画像処理プロセッサ 2 0 4 での実施は、係数値をプロセス・コントローラーよりダウンロードし、読み取りユニットの構成が変更になり、読み取り画像劣化の特性が変更になっても、ロードするデータの内容を変更することでシステムの変更に対応できる。

【0 1 3 4】

図 1 5 は、本実施の形態に係る画像処理装置のシェーディング補正の概略を示す説明図である。また、図 1 6 は、本実施の形態に係る画像処理装置のシェーディング・データの概略を示す説明図である。

【0 1 3 5】

シェーディング補正は照明系の照度分布に基づく反射光特性の不均一性を補正するもので、原稿の読み取りに先立ち濃度が均一な基準白板を読み取り、シェーディング補正のための基準データを生成し、このシェーディング・データに基づき、読み取り画像の読み取り位置に依存する反射分布の正規化をおこなう。

【0 1 3 6】

図 1 6 に示すように、シェーディング・データは、原稿読み取り位置  $n$  に依存して反射分布が異なる。原稿読み取り位置の端部では均一濃度の白板が暗く読まれる。 $S_n$  は読み取り位置  $n$  での白板読み取り信号レベルを示しており、 $S_n$  が大きいほど明るく読まれたことを示している。

## 【0137】

シェーディング補正は、位置に依存するデータに関して、同一内容の処理を各読み取り画像データに対し実施することでランプの光量分布ムラを補正する。図15に示すSデータは、図15に示す白板読み取りによって生成されたシェーディング・データである。

## 【0138】

また、図15に示すDデータは、各読み取りラインの読み取り画像データである。また、nは読み取り位置を示す。Cデータは、Dデータのシェーディング補正後のデータであり、

$$C_n = A (D_n / S_n)$$

で正規化される。ここで、Aは正規化係数である。

## 【0139】

画像処理プロセッサ204においては、Sデータをバス・スイッチ／ローカル・メモリー群502に格納し、入力されたDデータに対し対応するD<sub>n</sub>、S<sub>n</sub>間で補正演算をおこなう。

## 【0140】

(データフロー)

つぎに、メモリー・モジュール222に画像を蓄積する処理について説明する。図17および図18は本実施の形態に係るメモリー・モジュール222に画像を蓄積する処理を伴うデジタル複合機としての画像処理装置のデータフローを示す説明図である。

## 【0141】

図17は読取ユニット201からメモリー・モジュール222までの流れを示し、図18はメモリー・モジュール222から作像ユニット206までの流れを示す。なお、各処理は、画像データ制御部203の制御によりバスおよびユニット間のデータフローが制御されることによりおこなわれる。

## 【0142】

図17において、読取ユニット201およびセンサー・ボード・ユニット202が読み取り制御をおこなう(ステップS1701)。つぎに、画像データ制御

部 2 0 3 が、画像データの入力処理および出力制御をおこなう（ステップ S 1 7 0 2）。つぎに、画像処理プロセッサ 2 0 4 が、入力 I / F 制御処理をおこない（ステップ S 1 7 0 3）、上述したスキャナ画像処理をおこない（ステップ S 1 7 0 4）、出力 I / F 処理をおこなう（ステップ S 1 7 0 5）。

【 0 1 4 3 】

つぎに、再び、画像データ制御部 2 0 3 が、画像データの入力処理をおこない（ステップ S 1 7 0 6）、データ圧縮（ステップ S 1 7 0 7）およびデータ変換（ステップ S 1 7 0 8）をおこない、パラレル I / F 制御処理をおこなう（ステップ S 1 7 0 9）。

【 0 1 4 4 】

つぎに、画像メモリー・アクセス制御部 2 2 1 が、パラレル I / F 制御処理をおこない（ステップ S 1 7 1 0）、データ変換（ステップ S 1 7 1 1）および更なるデータ圧縮（ステップ S 1 7 1 2）をおこない、メモリー・モジュール 2 2 2 に対してメモリー・アクセス制御をおこなう（ステップ S 1 7 1 3）。それにより、メモリー・モジュール 2 2 2 に画像データが記憶される（ステップ S 1 7 1 4）。

【 0 1 4 5 】

また、図 1 8 において、メモリー・モジュール 2 2 2 に記憶されている画像データ（ステップ S 1 8 0 1）に対し、画像メモリー・アクセス制御部 2 2 1 が、メモリー・アクセス制御をおこない（ステップ S 1 8 0 2）、データ伸張（ステップ S 1 8 0 3）およびデータ変換（ステップ S 1 8 0 4）をおこない、パラレル I / F 制御処理をおこなう（ステップ S 1 8 0 5）。

【 0 1 4 6 】

つぎに、画像データ制御部 2 0 3 が、パラレル I / F 制御処理をおこない（ステップ S 1 8 0 6）、データ変換（ステップ S 1 8 0 7）およびデータ伸張（ステップ S 1 8 0 8）をおこない、画像データ出力制御をおこなう（ステップ S 1 8 0 9）。

【 0 1 4 7 】

つぎに、画像処理プロセッサ 2 0 4 が、入力 I / F 制御処理をおこない（ス

ステップS1810)、画質処理をおこない(ステップS1811)、出力I/F制御処理をおこなう(ステップS1812)。

【0148】

つぎに、ビデオ・データ制御部205が、エッジ平滑処理をおこない(ステップS1813)、パルス制御をおこない(ステップS1814)、その後、作像ユニット206が作像処理をおこなう(ステップS1815)。

【0149】

読み取り画像データに関しては、画像処理プロセッサ204でのスキャナ画像処置を、作像ユニット206へ出力のための画像データに関しては、画像処理プロセッサ204での画質処理を独立に実施する。

【0150】

また、スキャナ画像処理と画質処理は並行して動作可能であり、読み取り画像はファクシミリ送信に対し実施し、並行してあらかじめメモリー・モジュール222に蓄積されている画像データを画質処理の内容を変えながら転写紙へ出力することができる。

【0151】

図19および図20は本実施の形態に係るメモリー・モジュール222に画像を蓄積する処理を伴う単体プリンターとしての画像処理装置のデータフローを示す説明図である。図19はPC223からメモリー・モジュール222までの流れを示し、図20はメモリー・モジュール222から作像ユニット206までの流れを示す。

【0152】

図19において、PC223が画像データを出力し(ステップS1901)、画像メモリー・アクセス制御部221がラインバッファ1104により画像データを保持し(ステップS1902)、ビデオ制御し(ステップS1903)、データ変換(ステップS1904)およびデータ圧縮(ステップS1905)をおこない、メモリー・モジュール222に対してメモリー・アクセス制御をおこなう(ステップS1906)。それにより、画像データはメモリー・モジュール222に記憶される。



## 【0153】

図20において、メモリー・モジュール222に記憶されている画像データ（ステップS2001）に対し、画像メモリー・アクセス制御部221が、メモリー・アクセス制御をおこない（ステップS2002）、データ伸張（ステップS2003）およびデータ変換（ステップS2004）をおこない、パラレルI/F制御処理をおこなう（ステップS2005）。

## 【0154】

つぎに、ビデオ・データ制御部205が、エッジ平滑処理をおこない（ステップS2006）、パルス制御をおこない（ステップS2007）、その後、作像ユニット206が作像処理をおこなう（ステップS2008）。

## 【0155】

このように、PC223からのコードデータを画像データに変換し、一旦メモリー・モジュール222に蓄積すれば、複数部数を出力する場合、データの展開時間は1回だけであるので、毎回展開処理するコントローラーに比べ、印字パフォーマンスは向上する。

## 【0156】

また、メモリー・モジュール222から読み出された画像データはビデオ・データ制御部205での後処理の内容を変更することで、同一画像に対し複数のバリエーションで転写紙に再生画像を形成できる。さらに、ビデオ・データ制御部205のエッジ平滑処理、パルス制御処理のパラメーターを変更するたびにコードデータを画像データに展開する必要はない。

## 【0157】

（ファクシミリ制御ユニット224の構成）

つぎに、ファクシミリ制御ユニット224の機能的な構成について説明する。図21は本実施の形態における画像処理装置のファクシミリ制御ユニット224の構成を示すブロック図である。

## 【0158】

図21のブロック図において、ファクシミリ制御ユニット224は、ファクシミリ送受信部2101と外部I/F2102とから構成される。ファクシミリ送

受信部 2101 は、画像データを通信形式に変換して外部回線に送信し、また、外部からのデータを画像データに戻して外部 I/F 2102 およびパラレルバス 220 を介して作像ユニットにおいて記録出力する。

【0159】

ファクシミリ送受信部 2102 は、ファクシミリ画像処理部 2103、画像メモリー 2104、メモリー制御部 2105、データ制御部 2106、画像圧縮伸張部 2107、モデム 2108 および網制御装置 2109 を含む構成である。

【0160】

この内、ファクシミリ画像処理に関し、受信画像に対する二値スムージング処理は、図 10 に示されているビデオ・データ制御部 205 内のエッジ平滑処理部 801 においておこなう。また、画像メモリー 2104 に関しても、出力バッファ機能に関しては、画像メモリー・アクセス制御部 221 およびメモリー・モジュール 222 にその機能の一部を移行する。

【0161】

このように構成されたファクシミリ送受信部 2101 では、画像データの伝送を開始するとき、データ制御部 2106 がメモリー制御部 2105 に指令し、画像メモリー 2104 から蓄積している画像データを順次読み出させる。読み出された画像データは、ファクシミリ画像処理部 2103 によって元の信号に復元されるとともに、密度変換処理および変倍処理がなされ、データ制御部 2106 に加えられる。

【0162】

データ制御部 2106 に加えられた画像データは、画像圧縮伸張部 2107 によって符号圧縮され、モデム 2108 によって変調された後、網制御装置 2109 を介してあて先へと送出される。そして、送信が完了した画像情報は、画像メモリー 2104 から削除される。

【0163】

受信時には、受信画像は、一旦、画像メモリー 2104 に蓄積され、その時に受信画像を記録出力可能であれば、1 枚分の画像の受信を完了した時点で記録出力する。また、複写動作時に発呼されて受信を開始したときは、画像メモリー 2

104の使用率が所定値、たとえば80%に達するまでは画像メモリー2104に蓄積し、画像メモリー2104の使用率が80%に達した場合には、その時に実行している書き込み動作を強制的に中断し、受信画像を画像メモリー2104から読み出し記録出力する。

【0164】

このとき、画像メモリー2104から読み出した受信画像を画像メモリー2104から削除し、画像メモリー2104の使用率が所定値、たとえば10%まで低下した時点で、中断していた書き込み動作を再開し、その書き込み動作をすべて終了した時点で、残りの受信画像を記録出力する。また、書き込み動作を中断した後に、再開できるように、中断時における書き込み動作のための各種パラメーターを内部的に退避し、再開時に、パラメーターを内部的に復帰する。

【0165】

(SIMD型プロセッサの構成)

図22はSIMD型プロセッサの概略構成を示す説明図である。SIMD(Single Instruction stream Multiple Data stream)は複数のデータに対し、単一の命令を並列に実行させるもので、複数のPE(プロセッサ・エレメント)より構成される。

【0166】

それぞれのPEはデータを格納するレジスター(Reg)2201、他のPEのレジスターをアクセスするためのマルチプレクサー(MUX)2202、パレルシフター(Shift Expand)2203、論理演算器(ALU)2204、論理結果を格納するアキュムレーター(A)2205、アキュムレーターの内容を一時的に対比させるテンポラリー・レジスター(F)2206から構成される。

【0167】

各レジスター2201は、アドレスバスおよびデータバス(リード線およびワード線)に接続されており、処理を規定する命令コード、処理の対象となるデータを格納する。レジスター2201の内容は論理演算器2204に入力され、演算処理結果はアキュムレーター2205に格納される。

【0168】

結果をPE外部に取り出すために、テンポラリー・レジスター2206に一旦退避させる。テンポラリー・レジスター2206の内容を取り出すことにより、対象データに対する処理結果が得られる。

【0169】

命令コードは、各PEに同一内容で与え、処理の対象データをPEごとに異なる状態で与え、隣接PEのレジスター2201の内容をマルチプレクサー2202において参照することで、演算結果は並列処理され、各アキュムレータ2205に出力される。

【0170】

たとえば、画像データ1ラインの内容を各画素後とにPEに配置し、同一の命令コードで演算処理させれば、1画素ずつ逐次処理するよりも短時間で1ライン分の処理結果が得られる。特に、空間フィルター処理、シェーディング補正処理はPEごとの命令コードは演算式そのもので、PEすべてに共通に処理を実施することができる。

【0171】

なお、本実施の形態で説明した画像処理方法は、あらかじめ用意されたプログラムをパーソナル・コンピュータやワークステーション等のコンピュータで実行することにより実現することができる。このプログラムは、ハードディスク、フロッピーディスク、CD-ROM、MO、DVD等のコンピュータで読み取り可能な記録媒体に記録され、コンピュータによって記録媒体から読み出されることによって実行される。またこのプログラムは、上記記録媒体を介して、インターネット等のネットワークを介して配布することができ、また、伝送媒体として伝送することもできる。

【0172】

【発明の効果】

以上説明したように、請求項1に記載の発明によれば、画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に、転送制御部が、第三の記憶部より第二の記憶部への追加、更新の画像処理手順および画像処理のためのデー

タ転送を複数回に分割して転送するから、プログラムの変更・追加を、必要な時に、すぐに、画像処理装置本来の動作を中断することなく効率よくおこなうことができ、効率、稼働性の高い画像処理装置が得られるという効果を奏する。

## 【0173】

また、請求項2に記載の発明によれば、画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に、転送制御部が、第三の記憶部より第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を、あらかじめ定められた1回の転送データ数分ずつ複数回に分割しておこなうから、プログラムの変更・追加を、必要な時に、すぐに、画像処理装置本来の動作を中断することなく効率よくおこなうことができ、効率、稼働性の高い画像処理装置が得られるという効果を奏する。

## 【0174】

また、請求項3に記載の発明によれば、1回の転送データ数の設定値は、外部のマイクロプロセッサより第三の記憶部にダウンロードされるデータに含まれ、画像処理部の画像処理能力により決まるアイドル・サイクル・タイムの大きさに応じて設定されるから、画像処理部の画像処理能力に適合した最適の転送条件にて第三の記憶部より第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を、画像処理装置本来の動作を中断することなく効率よくおこなうことができ、効率、稼働性の高い画像処理装置が得られるという効果を奏する。

## 【0175】

また、請求項4に記載の発明によれば、画像処理手段がSIMD型プロセッサにより構成され、SIMD型プロセッサの高速演算処理のもとに画像処理がおこなわれるから、多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御が可能な画像処理装置が得られるという効果を奏する。

## 【0176】

また、請求項5に記載の発明によれば、第三の記憶部より第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送が、画像処理部が

画像処理を実行していないアイドル・サイクル・タイム中に複数回に分割しておこなわれるから、プログラムの変更・追加を、必要な時に、すぐに、画像処理装置本来の動作を中断することなく効率よくおこなうことができる画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法が得られるという効果を奏する。

【0177】

また、請求項6に記載の発明によれば、第三の記憶部より第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送が、画像処理部が画像処理を実行していないアイドル・サイクル・タイム中に、あらかじめ定められた1回の転送データ数分ずつ複数回に分割しておこなわれるから、プログラムの変更・追加を、必要な時に、すぐに、画像処理装置本来の動作を中断することなく効率よくおこなうことができる画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法が得られるという効果を奏する。

【0178】

また、請求項7に記載の発明によれば、1回の転送データ数の設定値は、外部のマイクロプロセッサより第三の記憶部にダウンロードされるデータに含まれ、画像処理部の画像処理能力により決まるアイドル・サイクル・タイムの大きさに応じて設定されるから、画像処理部の画像処理能力に適合した最適の転送条件にて第三の記憶部より第二の記憶部への追加、更新の画像処理手順および画像処理のためのデータの転送を、画像処理装置本来の動作を中断することなく効率よくおこなうことができる画像処理装置における画像処理手順および画像処理のためのデータの追加、更新方法が得られるという効果を奏する。

【0179】

また、請求項8に記載の発明によれば、請求項5～7のいずれか一つに記載された方法をコンピュータに実行させるプログラムを記録したことで、そのプログラムを機械読み取り可能となり、これによって、請求項5～7のいずれか一つに記載された方法をコンピュータによって実現することが可能な記録媒体が得られるという効果を奏する。

【図面の簡単な説明】

【図 1】

この発明の本実施の形態に係る画像処理装置の構成を機能的に示すブロック図である。

【図 2】

本実施の形態に係る画像処理装置のハードウェア構成の一例を示すブロック図である。

【図 3】

本実施の形態に係る画像処理装置のハードウェア構成の別の一例を示すブロック図である。

【図 4】

本実施の形態に係る画像処理装置の画像処理プロセッサの処理の概要を示すブロック図である。

【図 5】

本実施の形態に係る画像処理装置の画像処理プロセッサの内部構成を示すブロック図である。

【図 6】

本実施の形態に係る画像処理装置の画像処理プロセッサのプログラム RAM およびデータ RAM の内容更新の処理の概要を示すブロック図である。

【図 7】

本実施の形態に係る画像処理装置の画像処理プロセッサのプログラム RAM およびデータ RAM の内容更新の処理フローを示すフローチャートである。

【図 8】

本実施の形態に係る画像処理装置の画像処理プロセッサのプログラム RAM およびデータ RAM の内容更新におけるデータフォーマットを示す説明図である。

【図 9】

本実施の形態に係る画像処理装置の画像データ制御部の処理の概要を示すブロック図である。

【図 10】

○  
本実施の形態に係る画像処理装置のビデオ・データの処理の概要を示すブロック図である。

【図 1 1】

本実施の形態に係る画像処理装置の画像メモリー・アクセス制御部の処理の概要を示すブロック図である。

【図 1 2】

本実施の形態に係る画像処理装置のユニット構成の一例を示すブロック図である。

【図 1 3】

本実施の形態に係る画像処理装置のユニット構成の別の一例を示すブロック図である。

【図 1 4】

本実施の形態に係る画像処理装置のスキナーの概略（空間フィルターの一例）を示す説明図である。

【図 1 5】

本実施の形態に係る画像処理装置のシェーディング補正の概略を示す説明図である。

【図 1 6】

本実施の形態に係る画像処理装置のシェーディング・データの概略を示す説明図である。

【図 1 7】

本実施の形態に係る画像処理装置の画像データのデータフローの一例を示す説明図である。

【図 1 8】

本実施の形態に係る画像処理装置の画像データのデータフローの別の一例を示す説明図である。

【図 1 9】

本実施の形態に係る画像処理装置の画像データのデータフローの別の一例を示す説明図である。



【図 2 0】

本実施の形態に係る画像処理装置の画像データのデータフローの別の一例を示す説明図である。

【図 2 1】

本実施の形態に係る画像処理装置のファクシミリ制御ユニットの構成を示すブロック図である。

【図 2 2】

本実施の形態に係る画像処理装置に用いられる SIMD 型プロセッサの概略構成を示す説明図である。

【符号の説明】

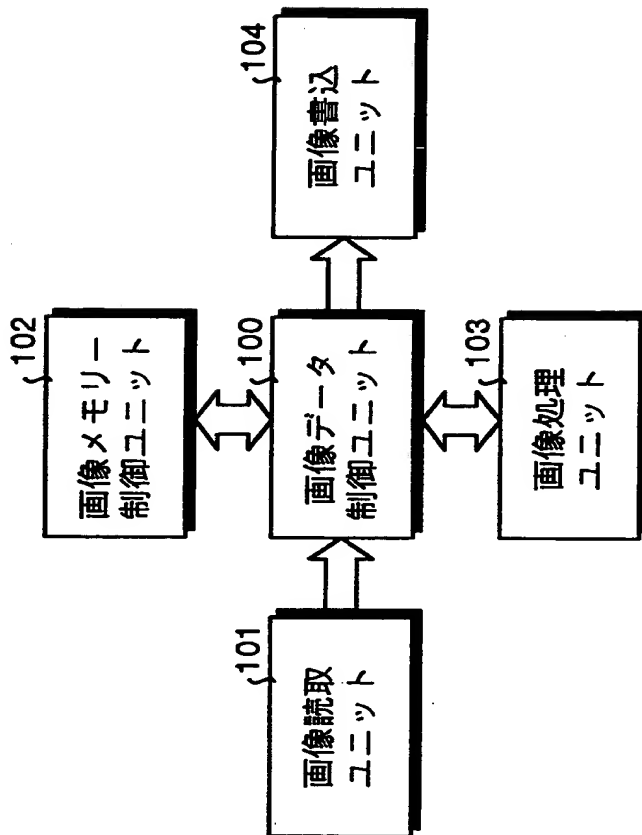
- 1 0 0 画像データ制御ユニット
- 1 0 1 画像読取ユニット
- 1 0 2 画像メモリー制御ユニット
- 1 0 3 画像処理ユニット
- 1 0 4 画像書込ユニット
- 2 0 1 読取ユニット
- 2 0 2 センサー・ボード・ユニット
- 2 0 3 画像データ制御部
- 2 0 4 画像処理プロセッサ
- 2 0 5 ビデオ・データ制御部
- 2 0 6 作像ユニット（エンジン）
- 2 1 0 シリアルバス
- 2 1 1 プロセス・コントローラー
- 2 1 2, 2 3 2 RAM
- 2 1 3, 2 3 3 ROM
- 2 2 0 パラレルバス
- 2 2 1 画像メモリー・アクセス制御部
- 2 2 2 メモリー・モジュール
- 2 2 3 パーソナル・コンピューター（PC）

- 224 ファクシミリ制御ユニット
- 225 公衆回線
- 231 システム・コントローラー
- 234 操作パネル
- 401, 403, 404, 406 インターフェース (I/F)
- 402 スキャナー画像処理部
- 404 画像処理部
- 407 コマンド制御部
- 501 入出力ポート
- 502 バス・スイッチ/ローカル・メモリー群
- 503 メモリー制御部
- 504 プロセッサ・アレー部
- 505 プログラムRAM
- 506 データRAM
- 507 ホスト・バッファ
- 508 シリアルI/F
- 601 転送制御部
- 602 演算制御部
- 603, 604 切替部
- 901 画像データ入出力制御部
- 902 画像データ入力制御部
- 903 データ圧縮部
- 904 データ変換部
- 905 パラレルデータI/F
- 906 データ伸張部
- 907 画像データ出力制御部
- 908, 909 シリアルデータI/F
- 910 コマンド制御部
- 1001 エッジ平滑処理部

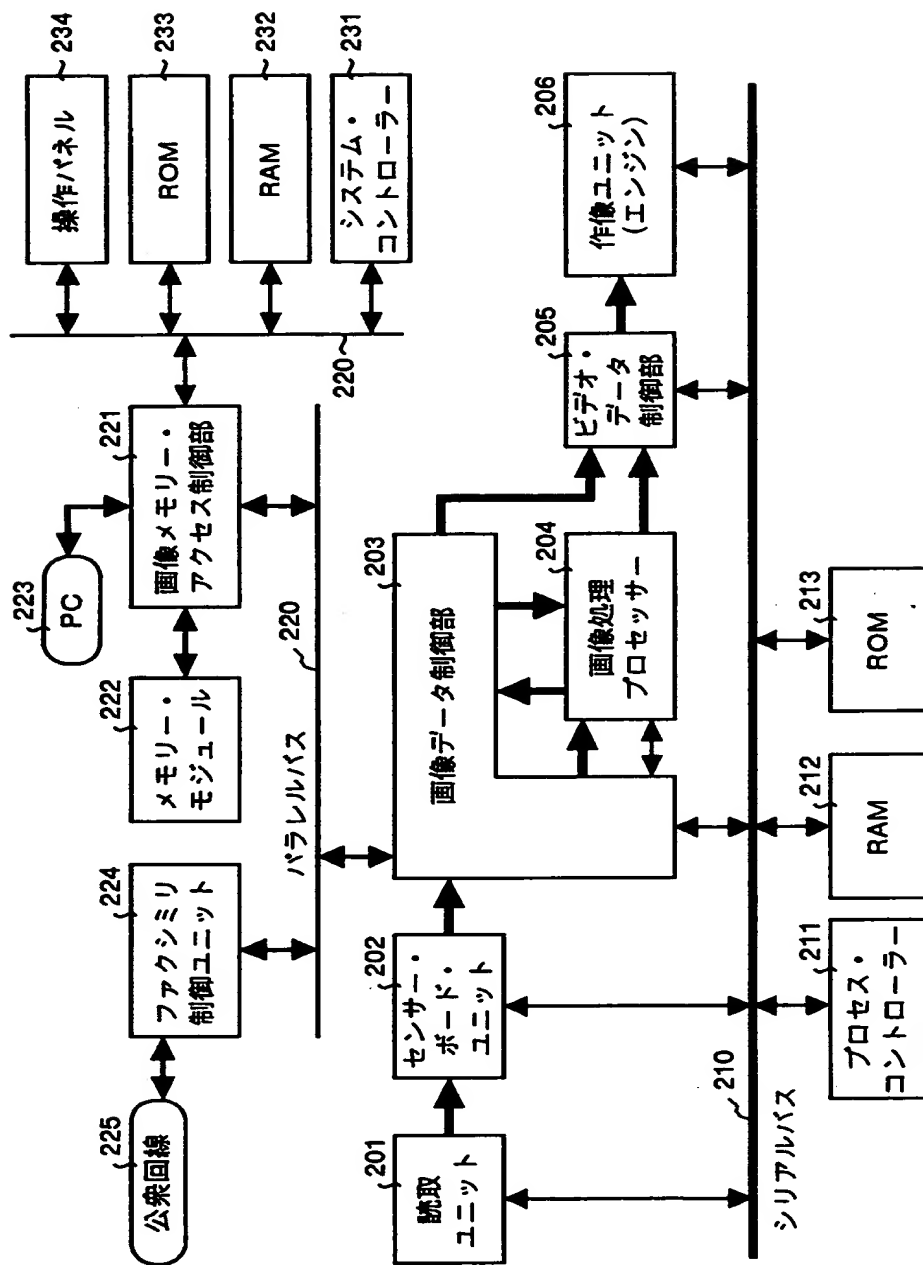
- 1 0 0 2 パルス制御部
- 1 0 0 4 シリアルデータ I / F
- 1 0 0 5 データ変換部
- 1 1 0 1 パラレルデータ I / F
- 1 1 0 2 システム・コントローラー I / F
- 1 1 0 3 メモリー・アクセス制御部
- 1 1 0 4 ラインバッファ
- 1 1 0 5 ビデオ制御部
- 1 1 0 6 データ圧縮部
- 1 1 0 7 データ伸張部
- 1 1 0 8 データ変換部
- 1 2 0 0 画像エンジン制御ユニット
- 2 1 0 1 ファクシミリ送受信部
- 2 1 0 2 外部 I / F
- 2 1 0 3 ファクシミリ画像処理部
- 2 1 0 4 画像メモリー
- 2 1 0 5 メモリー制御部
- 2 1 0 6 データ制御部
- 2 1 0 7 画像圧縮伸張部
- 2 1 0 8 モデム
- 2 1 0 9 網制御装置
- 2 2 0 1 レジスター (R e g)
- 2 2 0 2 マルチプレクサー (M U X)
- 2 2 0 3 バレルシフター (S h i f t E x p a n d)
- 2 2 0 4 論理演算器 (A L U)
- 2 2 0 5 アキュムレーター (A)
- 2 2 0 6 テンポラリー・レジスター (F)

【書類名】 図面

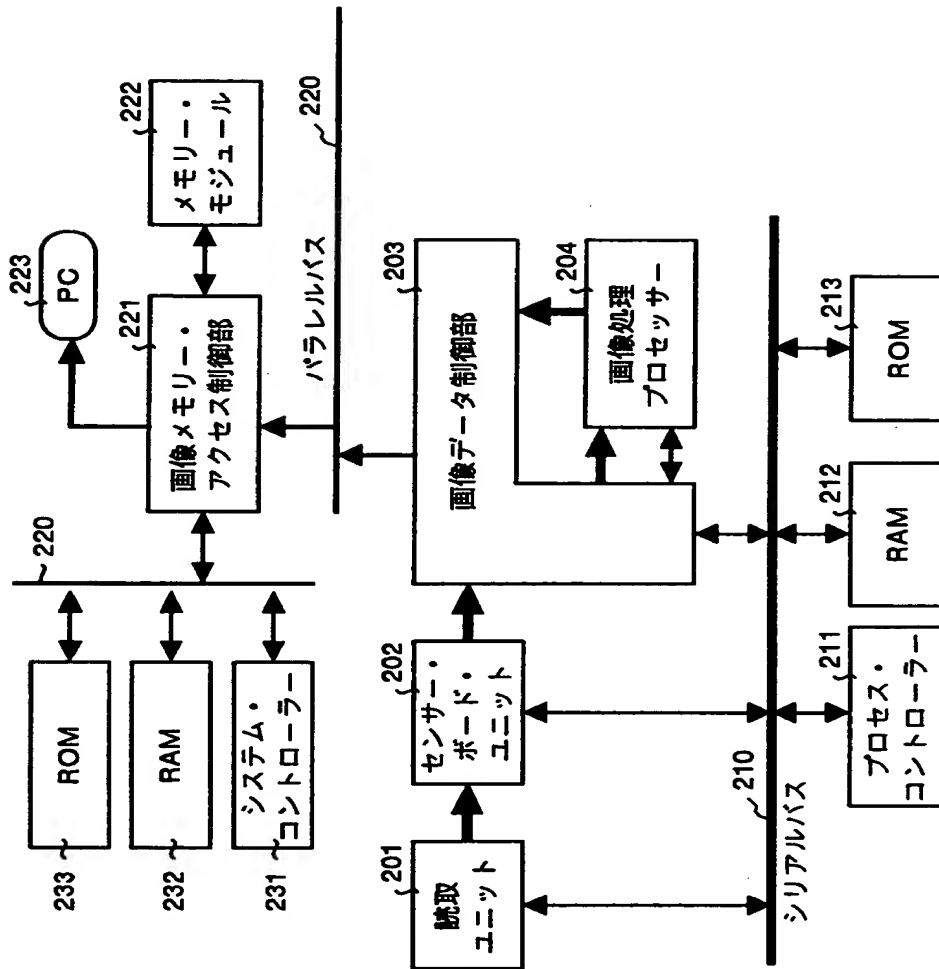
【図 1】



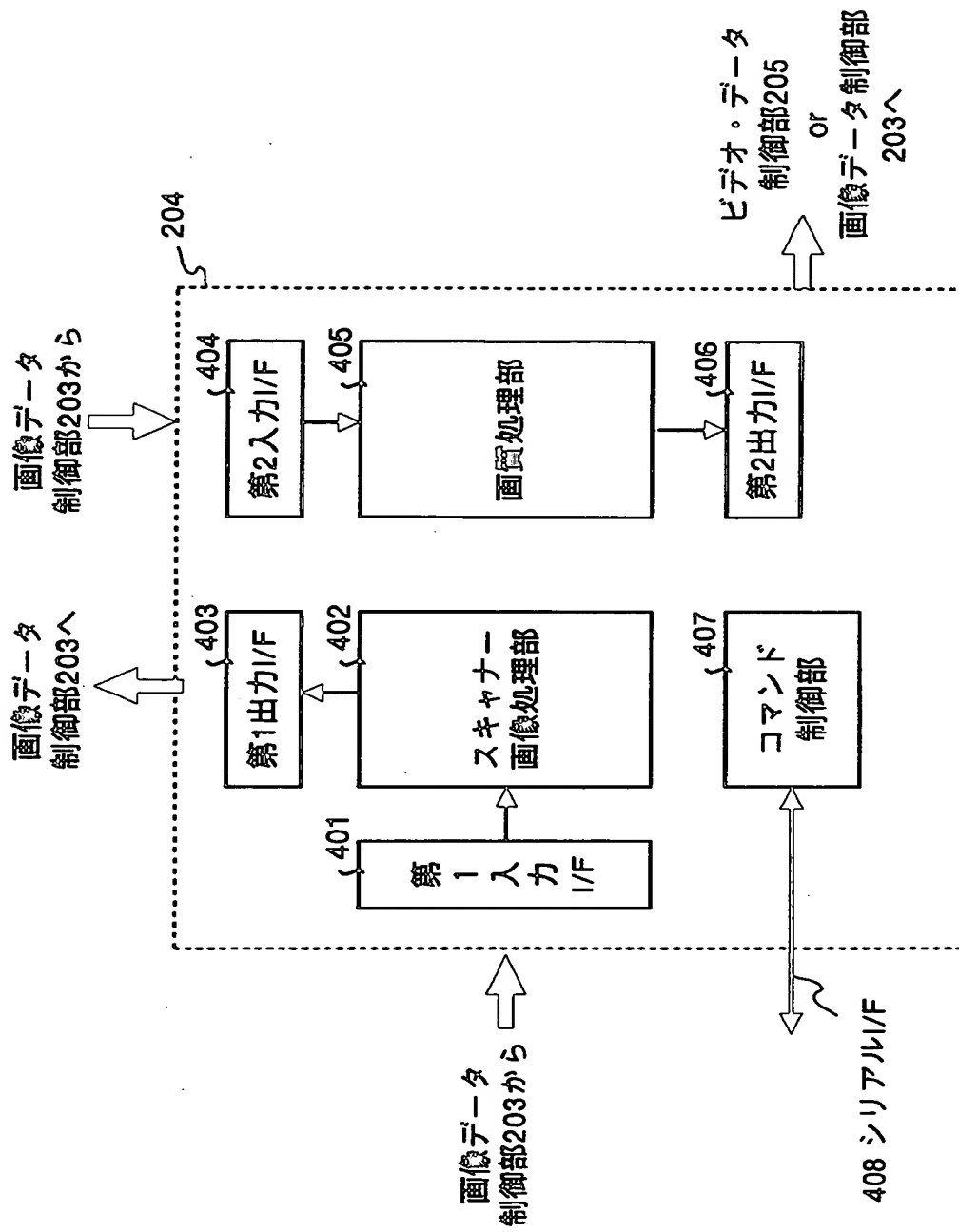
【図 2】



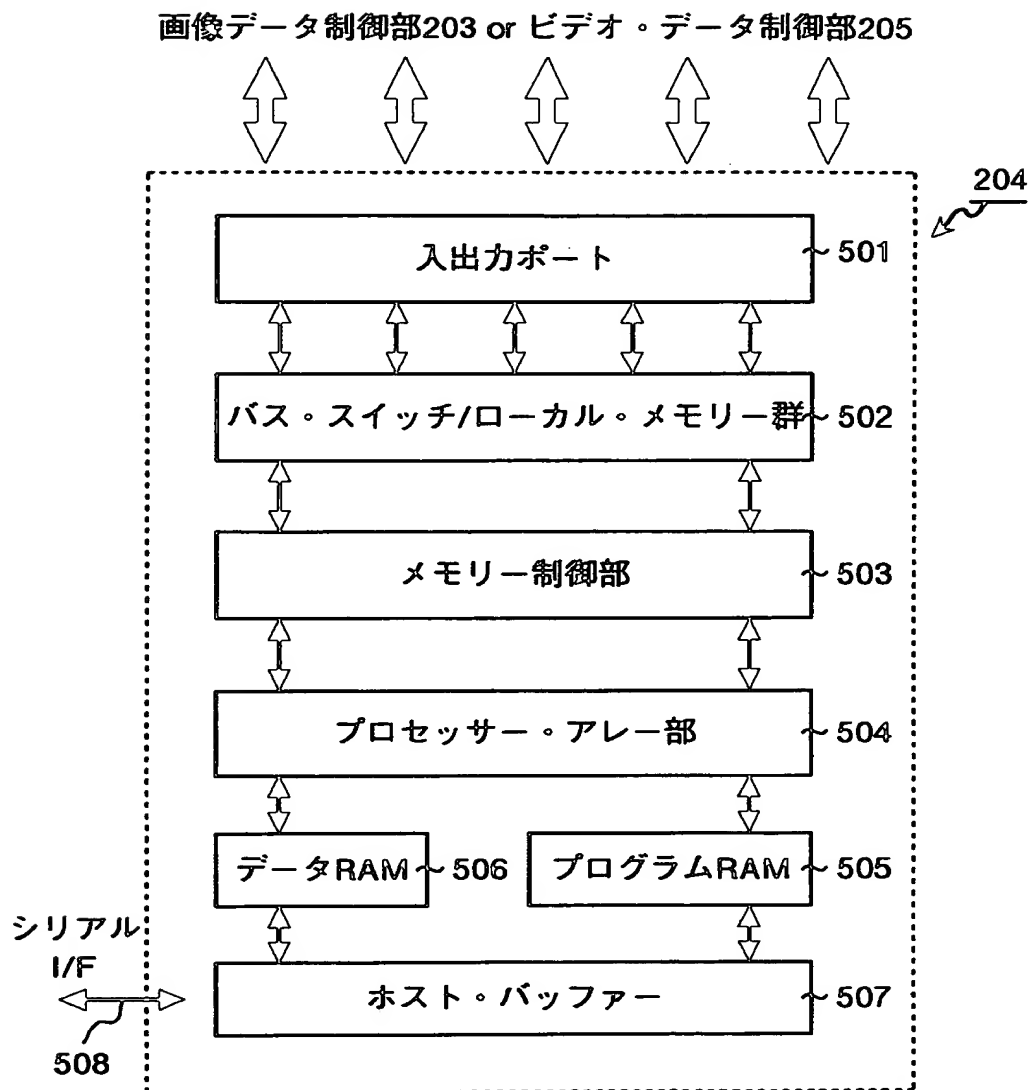
【図 3】



【図 4】

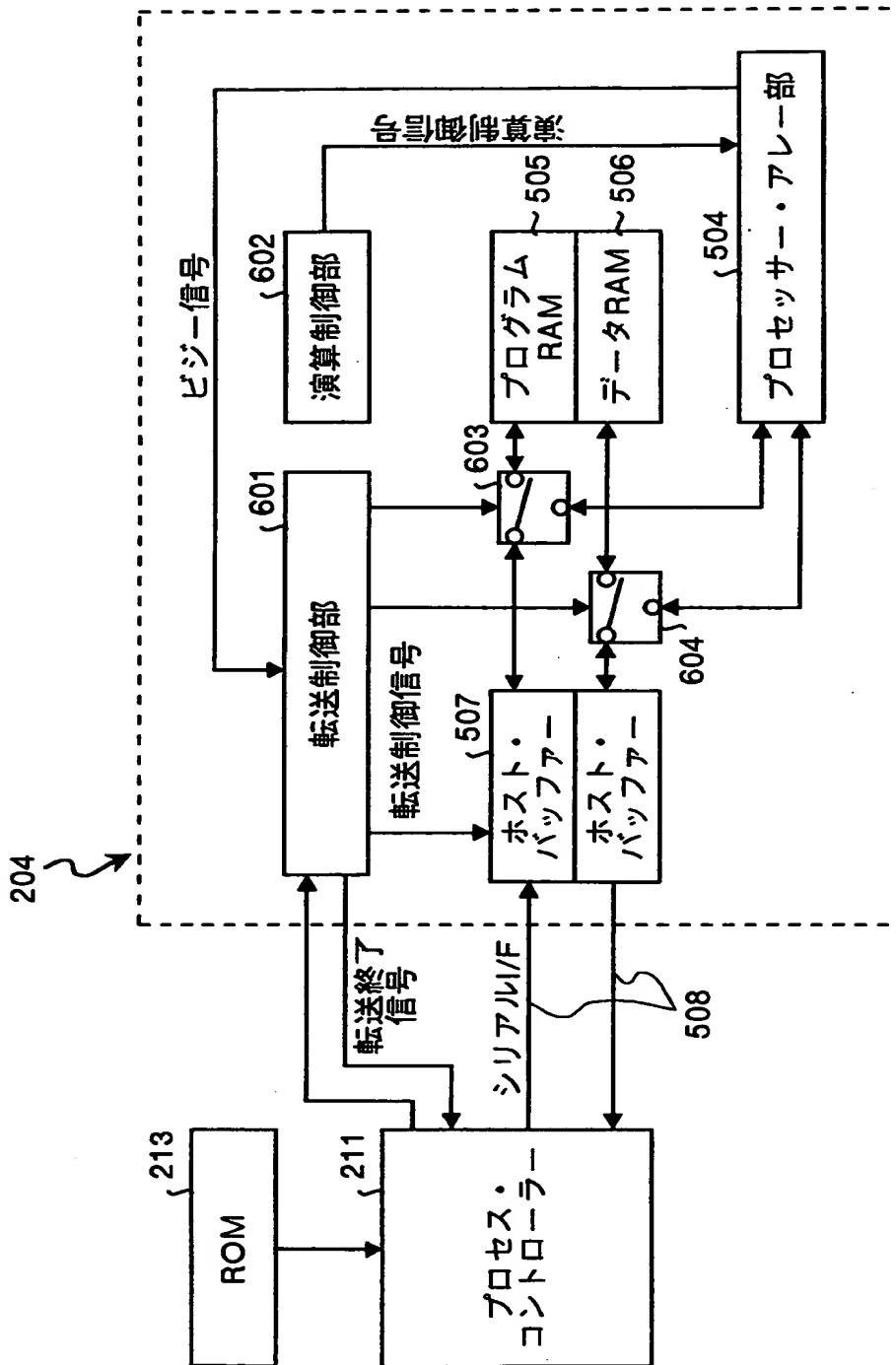


【図 5】

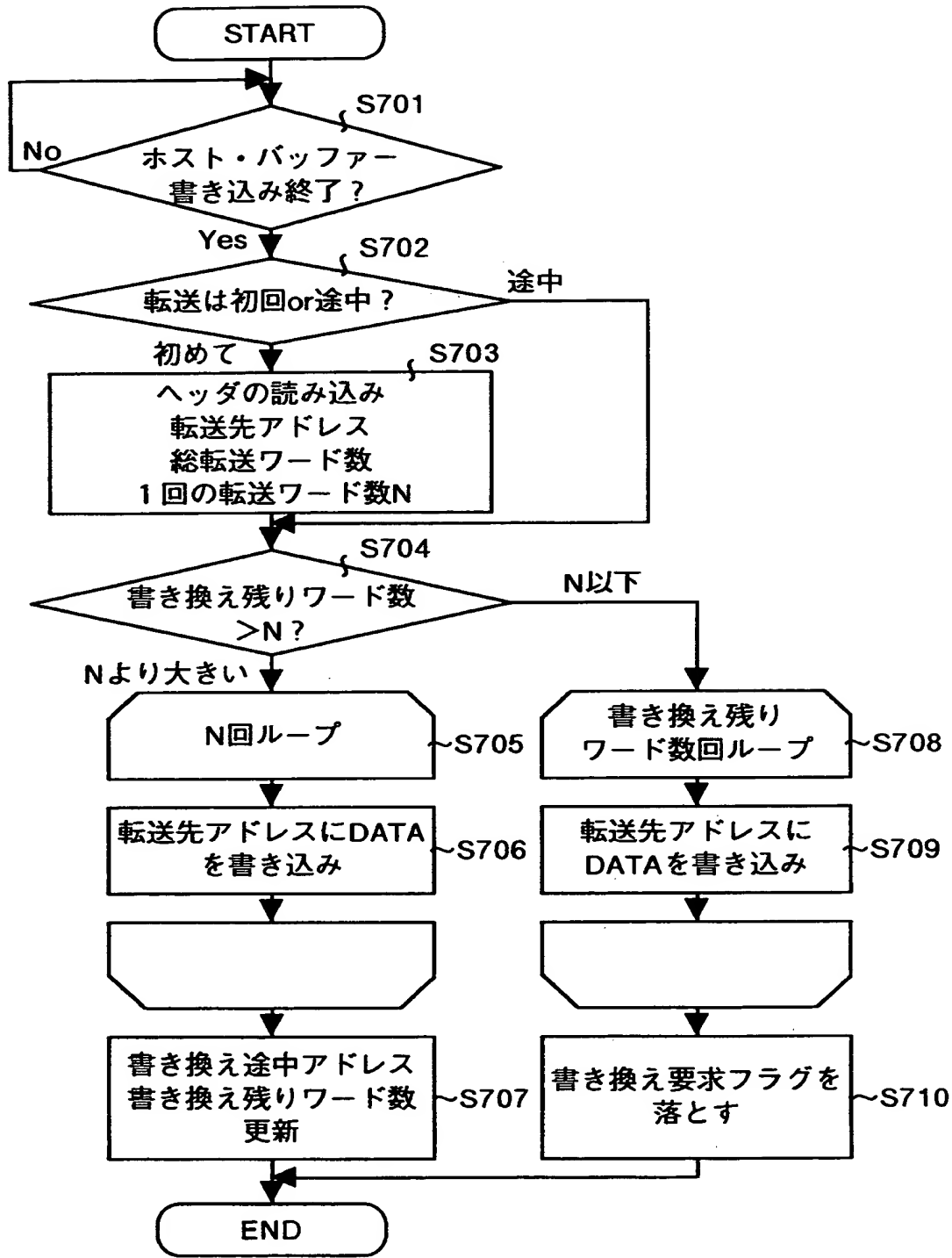




【図6】



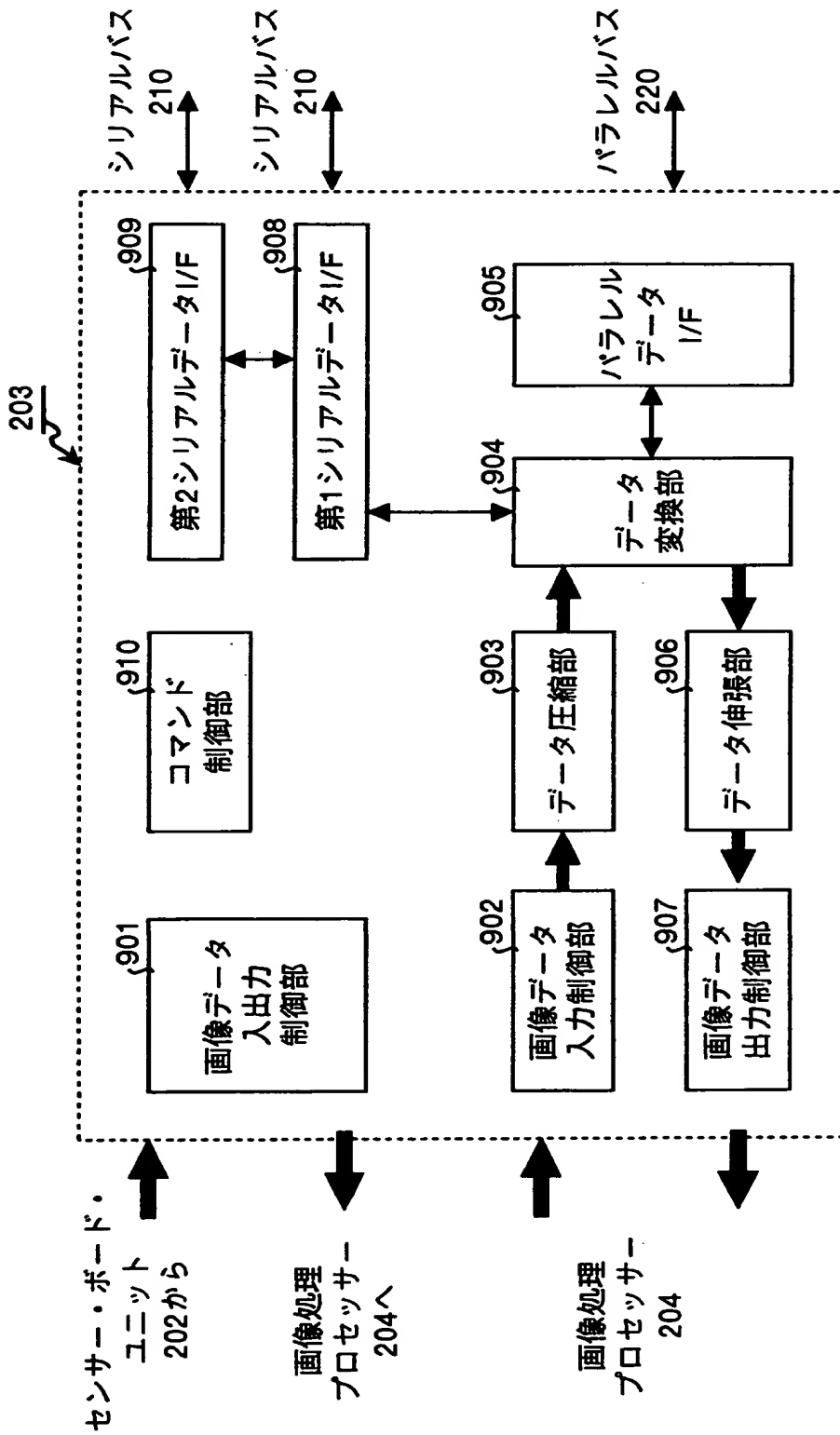
【図 7】



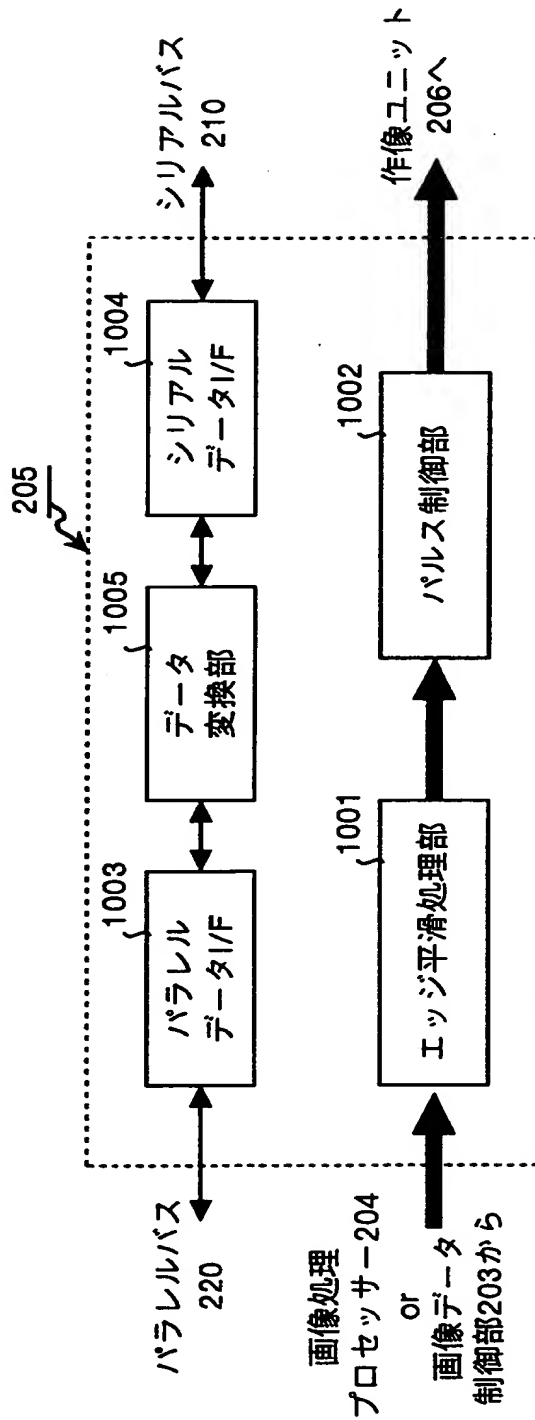
【図 8】

転送先アドレス
総転送ワード数
1 回の転送ワード数N
DATA
DATA
<div> <div></div> <div></div> <div></div> <div></div> <div></div> </div>

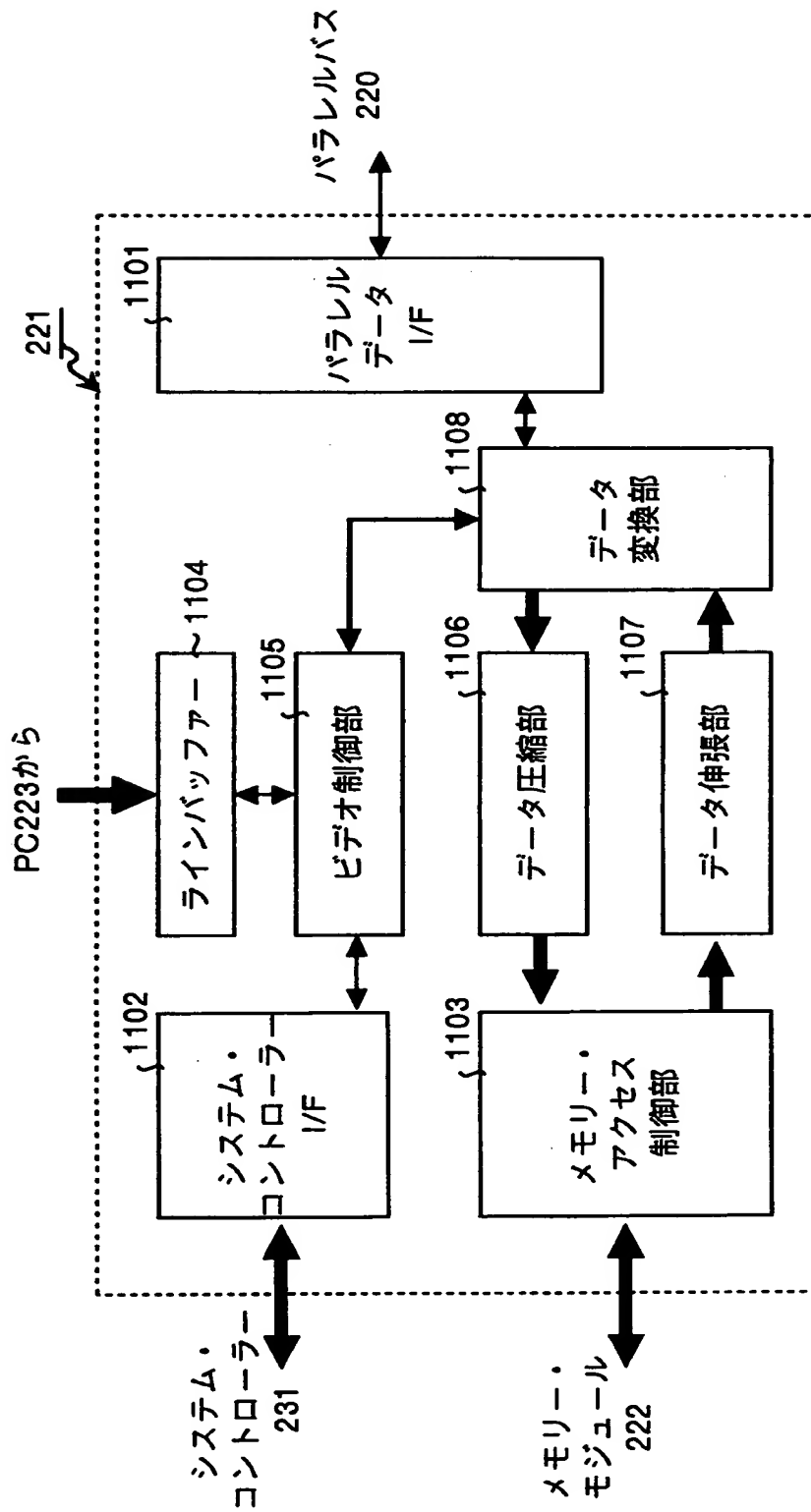
【図 9】



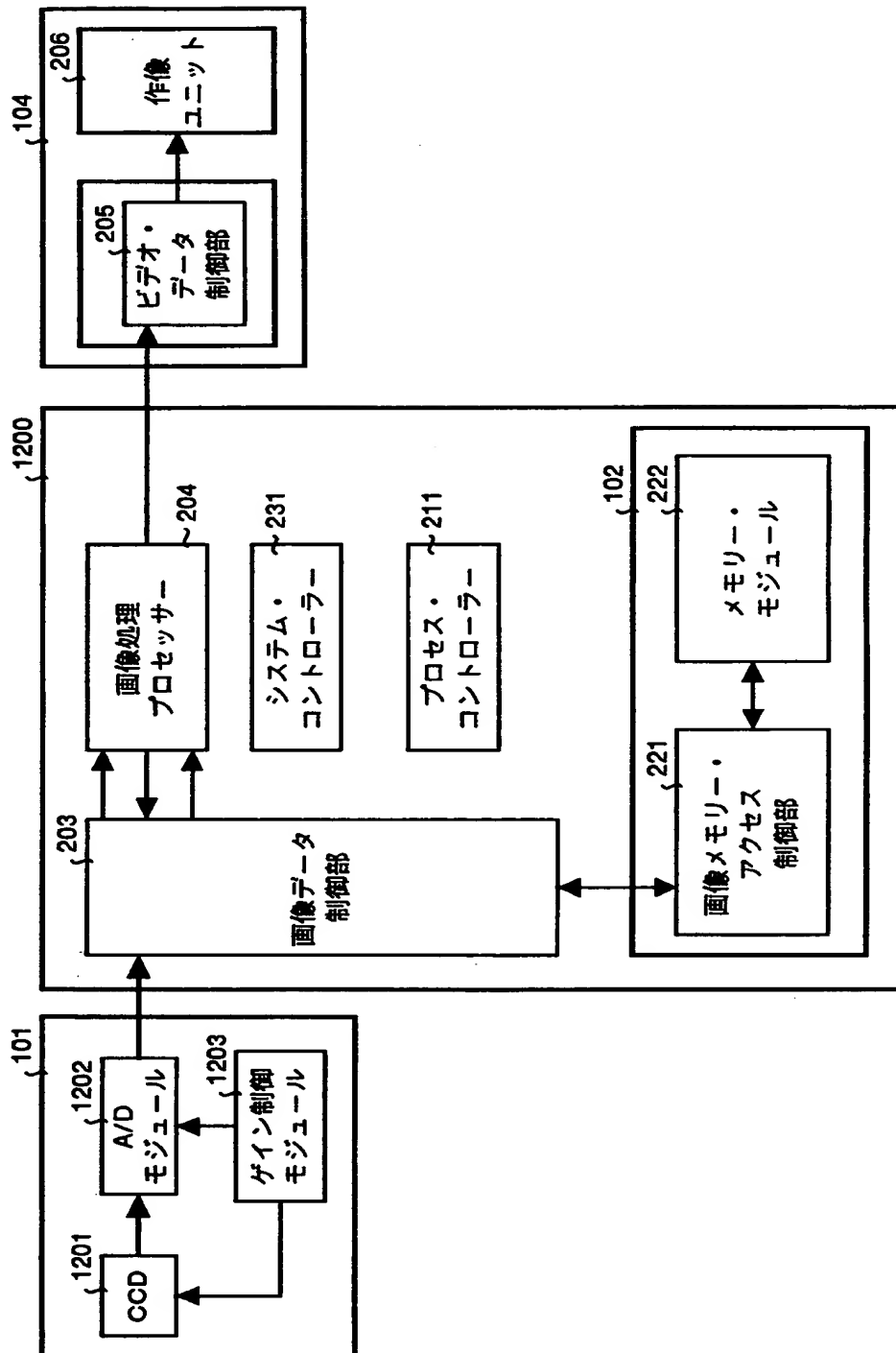
【図 1 0】



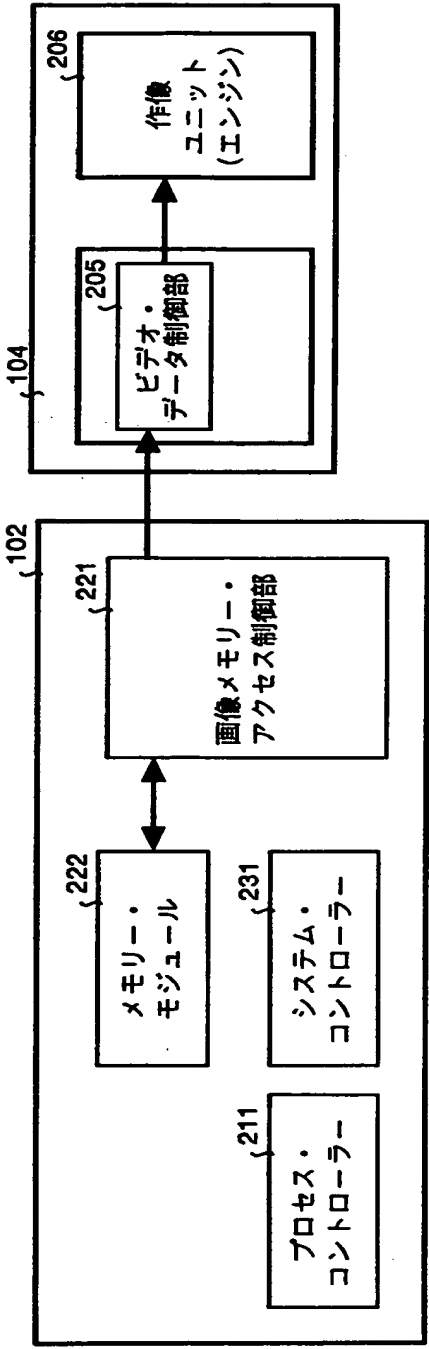
【図 1 1】



【図 1 2】



【図 1 3】

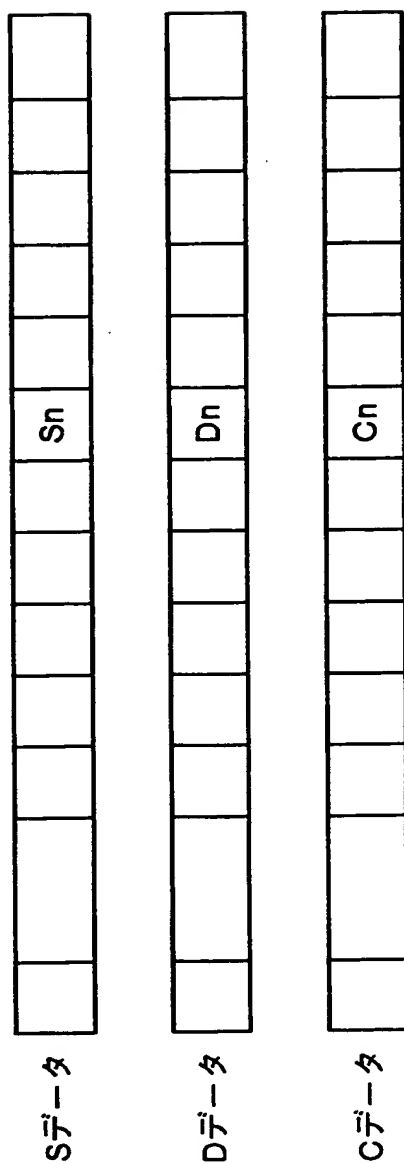




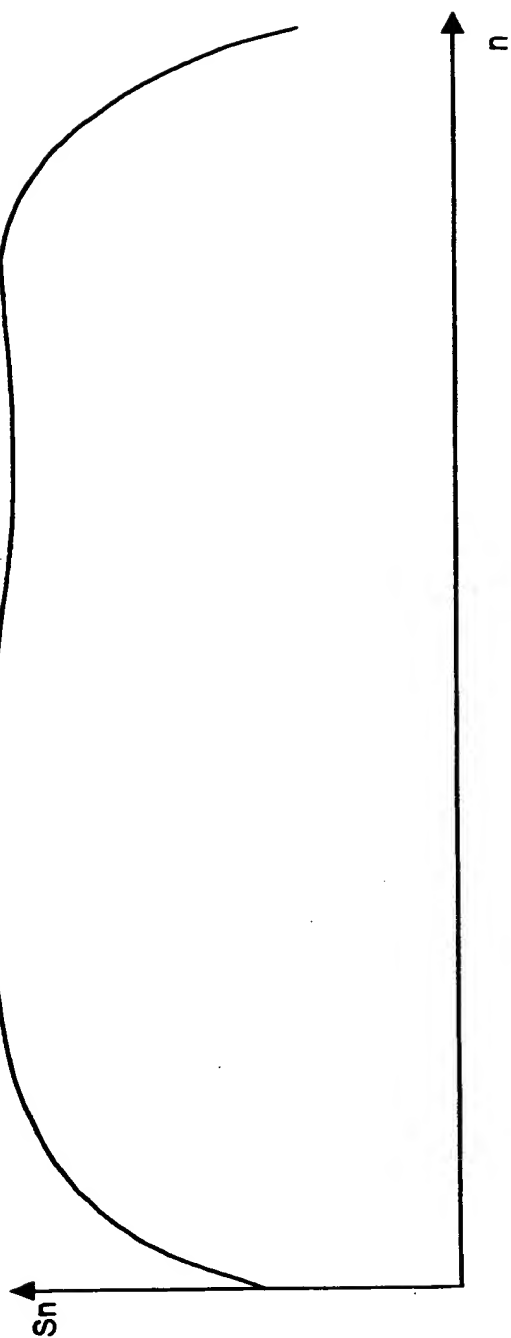
【図 1 4】

	j-2	j-1	j列	j+1	j+2
i-2	A	B	C	D	E
i-1	F	G	H	I	J
i行	K	L	M	N	O
i+1	P	Q	R	S	T
i+2	U	V	W	X	Y

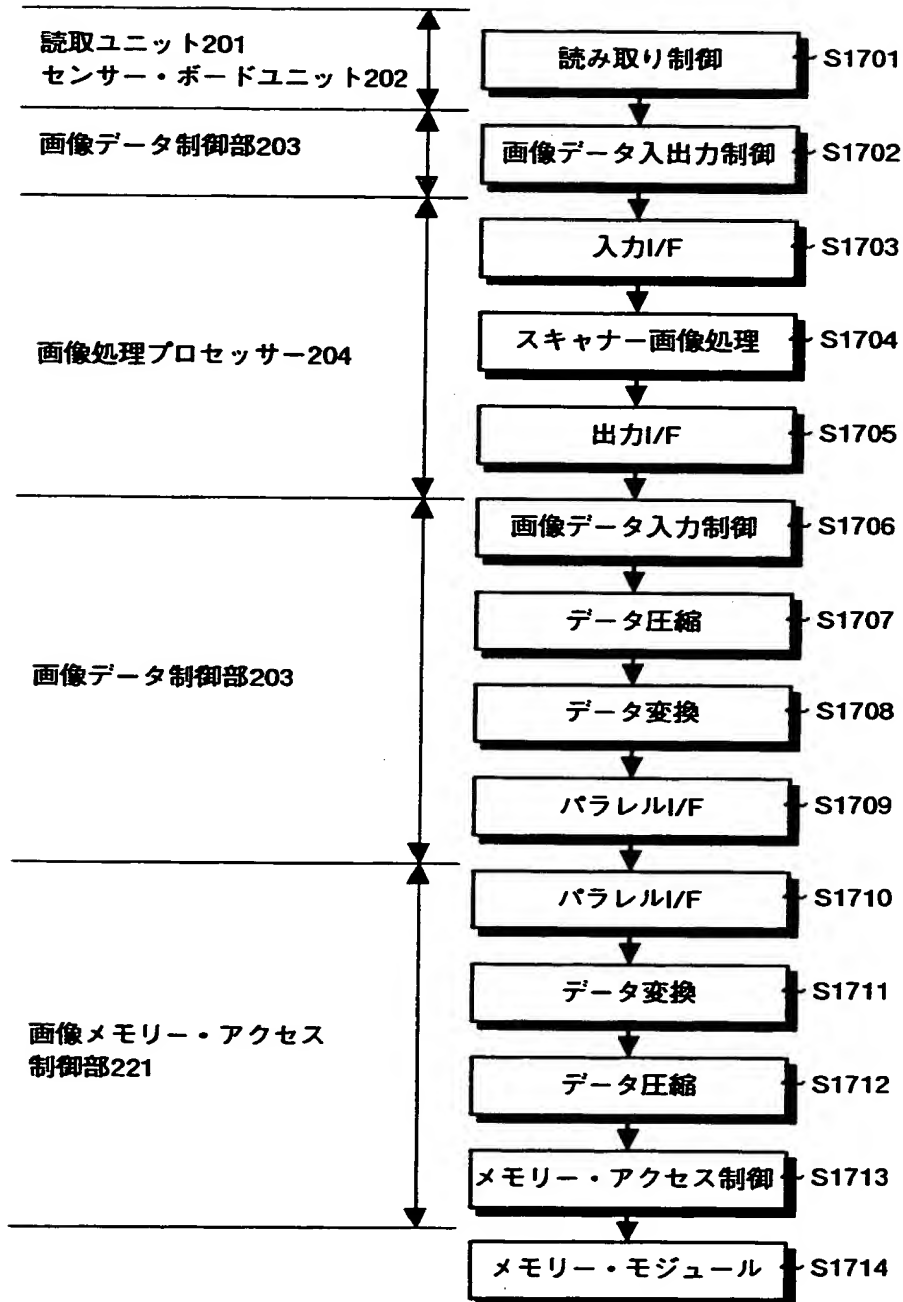
【図 1 5】



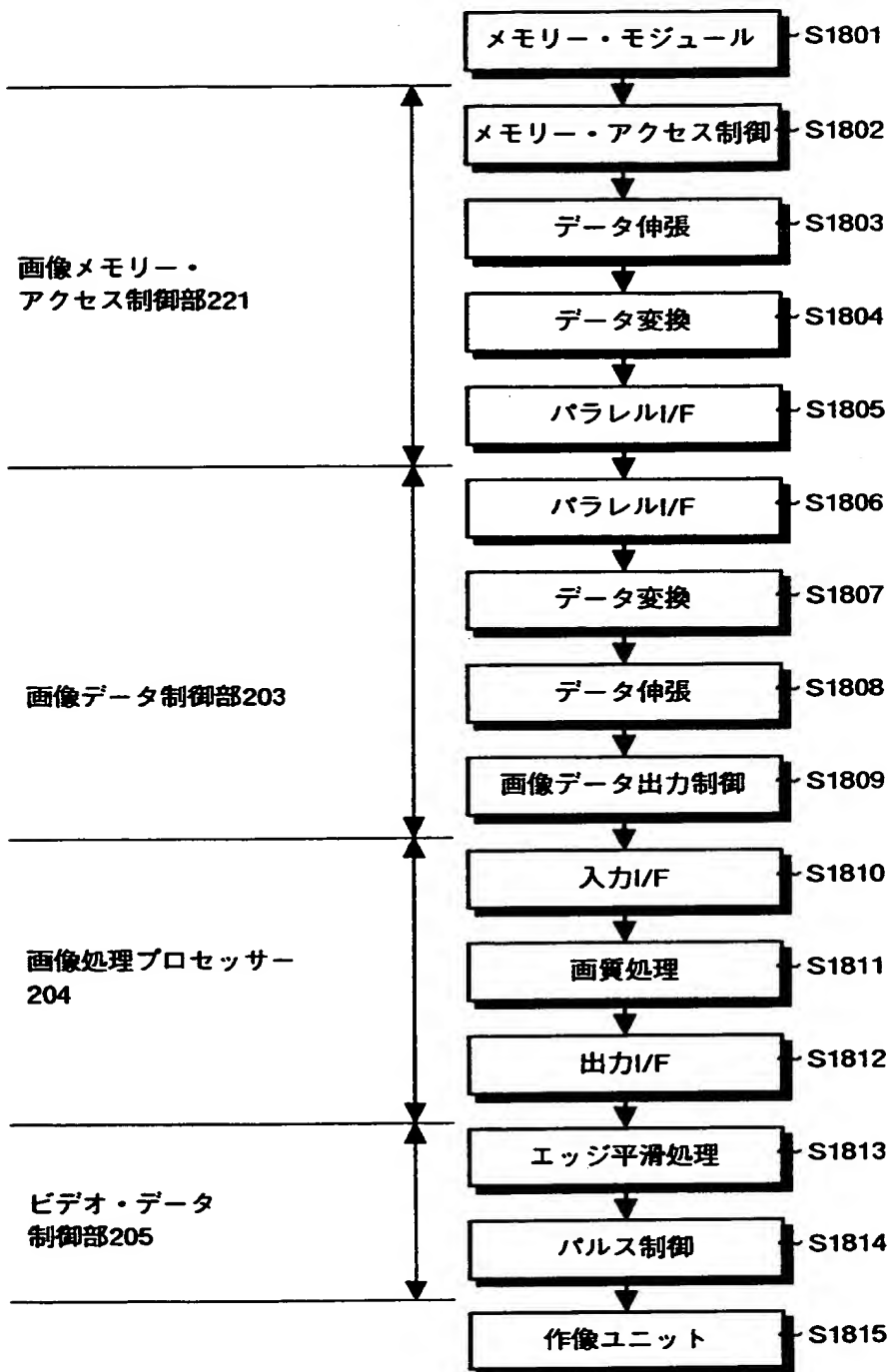
【図 1 6】



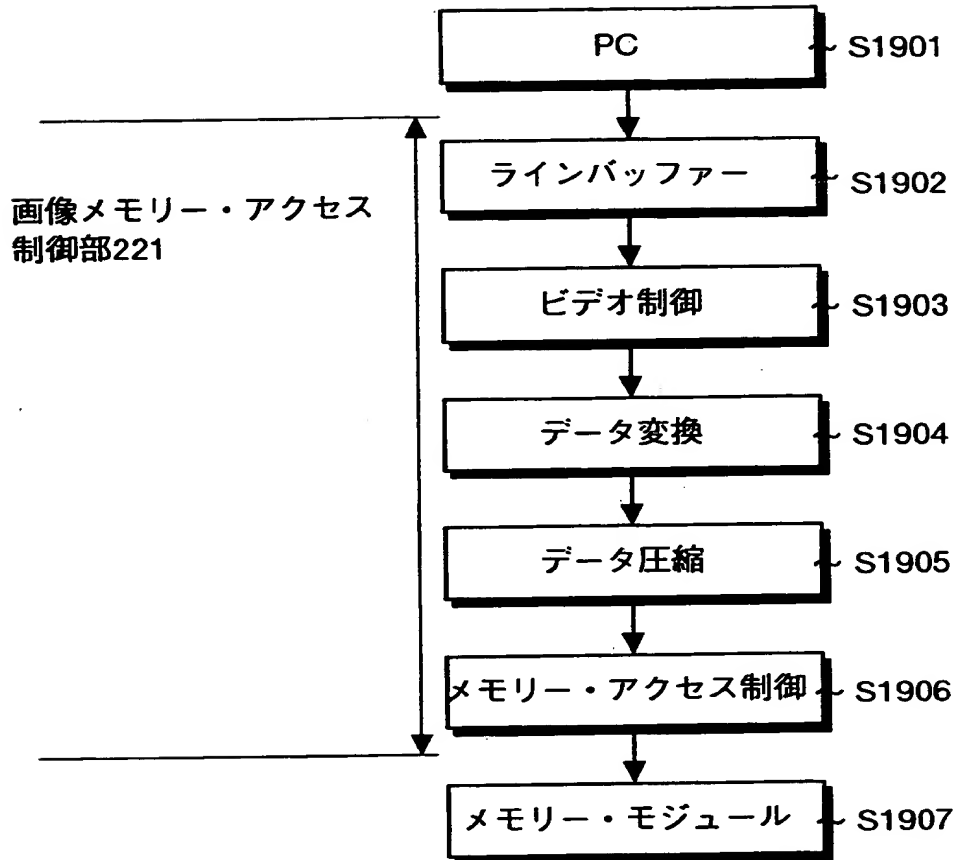
【図 1 7】



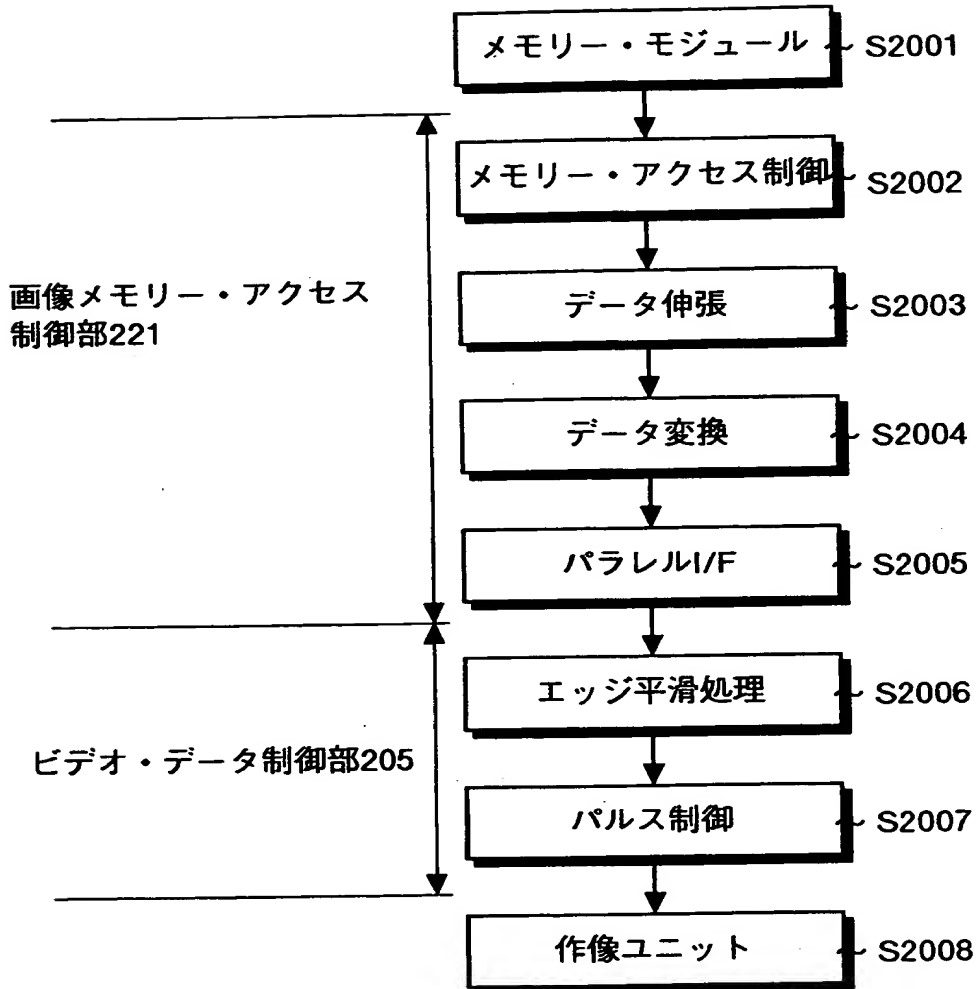
【図 1 8】



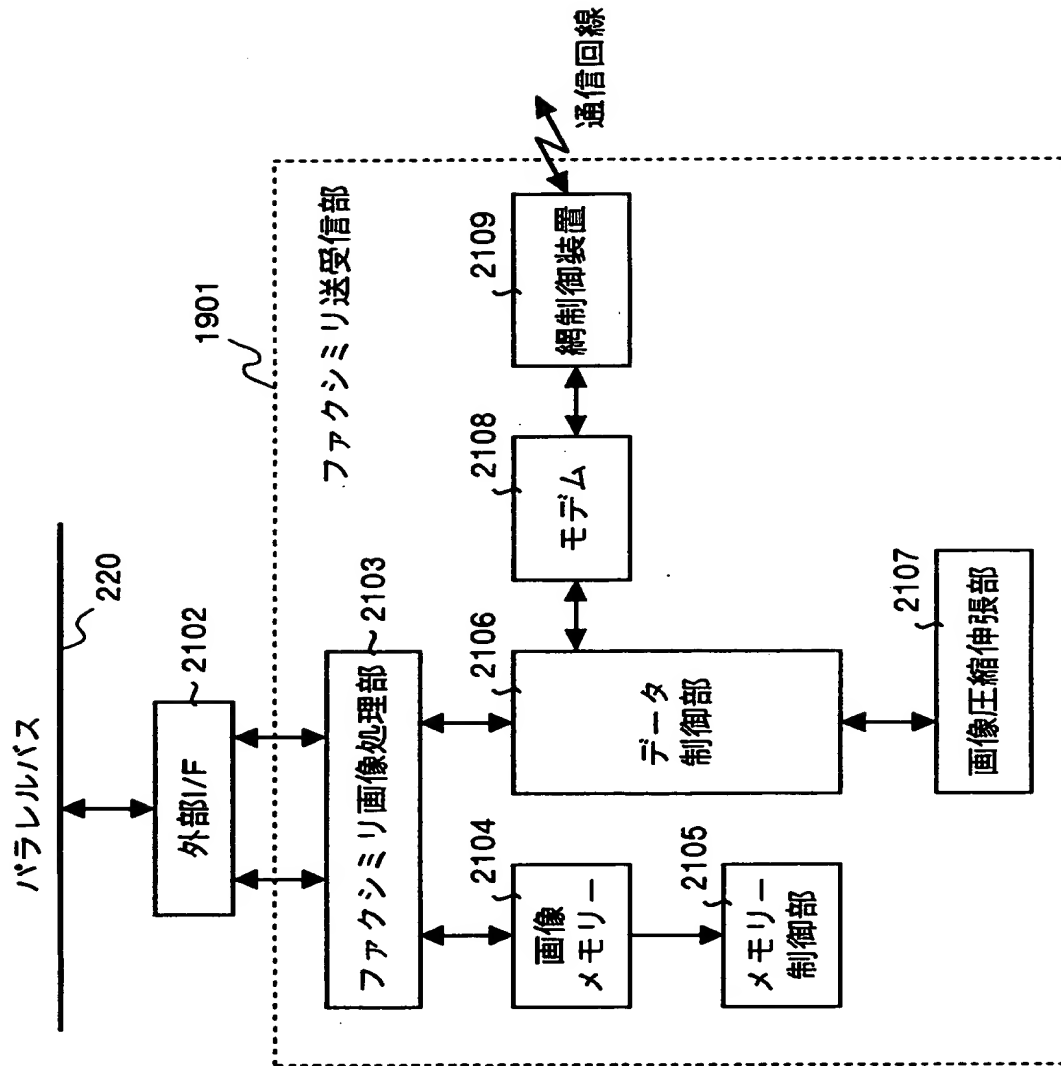
【図 19】



【図 2 0】

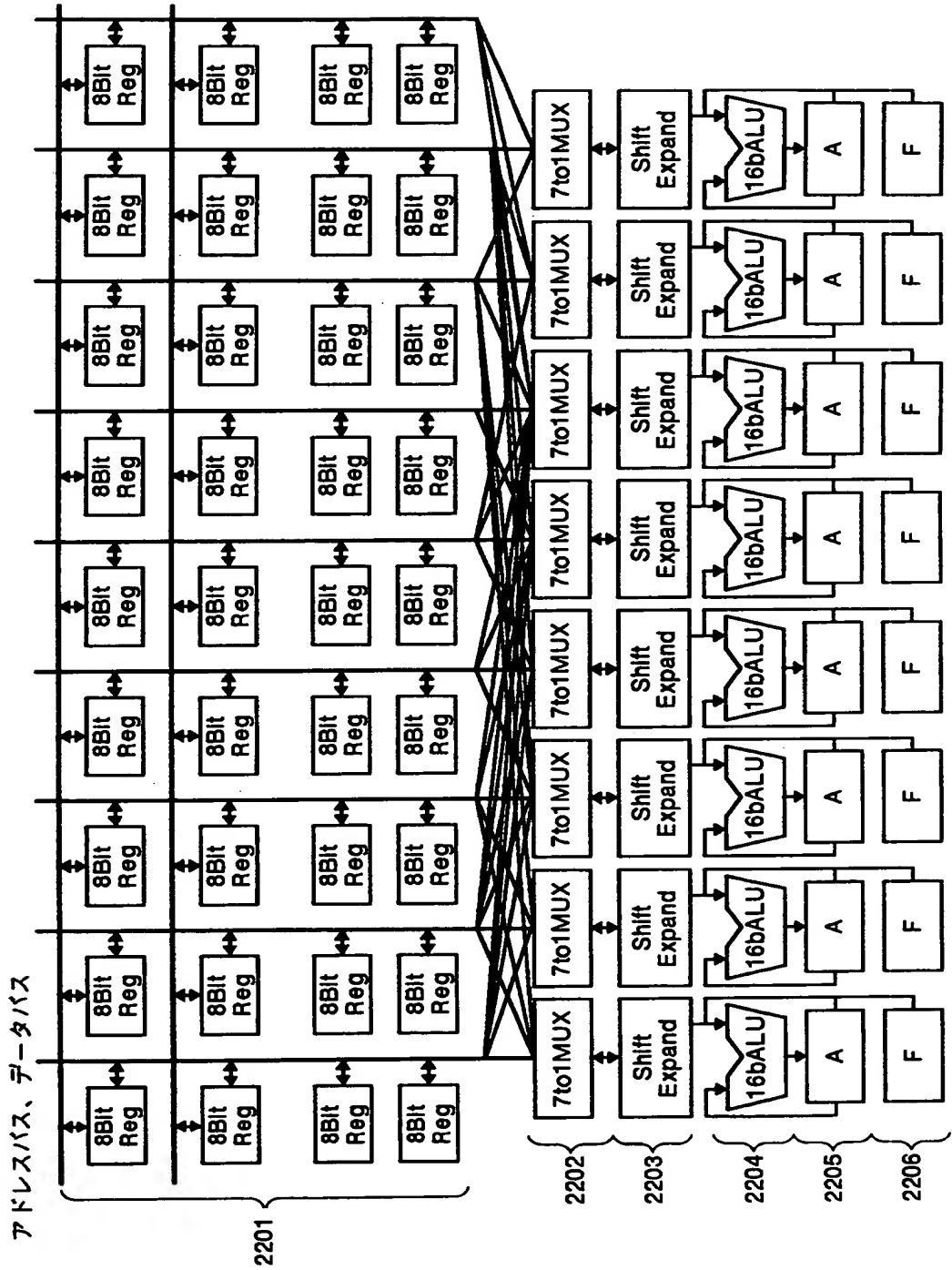


【図 2 1】





【図 2 2】



【書類名】 要約書

【要約】

【課題】 プログラムの変更・追加を、必要な時に、すぐに、画像処理装置本来の動作を中断することなく効率よくおこなうこと。

【解決手段】 画像処理プロセッサ 204 に、プロセッサ・アレー部 504 が画像処理を実行していないアイドル・サイクル・タイム中に、プロセス・コントローラ 211 より追加、更新の画像処理手順および画像処理のためのデータを転送されてこれらを一時記憶するホスト・バッファ 507 よりプログラム RAM 505、データ RAM 506 へ追加、更新の画像処理手順および画像処理のためのデータを転送する転送制御部 601 を設け、転送制御部 601 は、ホスト・バッファ 507 よりプログラム RAM 505、データ RAM 506 への追加、更新の画像処理手順および画像処理のためのデータの転送を複数回に分割しておこなうよう転送制御する。

【選択図】 図 6

出 願 人 履 歴 情 報

識別番号 [000006747]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住 所 東京都大田区中馬込1丁目3番6号  
氏 名 株式会社リコー